

МИНИСТЕРСТВО СЕЛЬСКОГО ХОЗЯЙСТВА
И ПРОДОВОЛЬСТВИЯ РЕСПУБЛИКИ БЕЛАРУСЬ

Учреждение образования
«БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ АГРАРНЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

Кафедра автоматизированных
систем управления производством

ИМПУЛЬСНАЯ И ЦИФРОВАЯ ТЕХНИКА

*Рекомендовано Учебно-методическим объединением
по образованию в области сельского хозяйства
в качестве лабораторного практикума
для студентов высших учебных заведений,
обучающихся по специальностям 1-74 06 01 «Техническое обеспечение
процессов сельскохозяйственного производства»,
1-74 06 05 «Энергетическое обеспечение
сельского хозяйства (по направлениям)»,
1-74 06 02 «Техническое обеспечение процессов хранения и переработки
сельскохозяйственной продукции»*

Минск
БГАТУ
2012

УДК 621.38(07)
ББК 32.85я7
И54

Составители:

кандидат технических наук, доцент *И. П. Матвеевко*,
старший преподаватель *Т. А. Костикова*

Рецензенты:

кандидат технических наук, заведующий кафедрой «Электротехника
и электроника» Белорусского национального технического университета
Ю. В. Бладыко;
доктор технических наук, заведующий лабораторией «Информационно-
управляющих систем в сельском хозяйстве» РУП «НПЦ НАН Беларуси
по механизации сельского хозяйства» *И. И. Гируцкий*

И54 **Импульсная и цифровая техника** : лабораторный практикум /
сост. : И. П. Матвеевко, Т. А. Костикова. – Минск : БГАТУ, 2012. – 88 с.
ISBN 978-985-519-455-3.

Лабораторный практикум (часть третья) освещает теоретические вопросы курса «Автоматика и электроника» (раздел «Электроника») для студентов специальностей 1-74 06 01 «Техническое обеспечение процессов сельскохозяйственного производства», 1-74 06 05 «Энергетическое обеспечение сельского хозяйства (по направлениям)», 1-74 06 02 «Техническое обеспечение процессов хранения и переработки сельскохозяйственной продукции» и предоставляет методику изучения принципов работы импульсных и цифровых устройств как на лабораторных стендах, так и на компьютере с использованием пакета прикладных программ «Microsar».

УДК 621.38(07)
ББК 32.85я7

ISBN 978-985-519-455-3

© БГАТУ, 2012

СОДЕРЖАНИЕ

ВВЕДЕНИЕ.....	4
Лабораторная работа № 16 ИССЛЕДОВАНИЕ МУЛЬТИВИБРАТОРОВ.....	6
Лабораторная работа № 17 ИССЛЕДОВАНИЕ ТРИГГЕРОВ.....	20
Лабораторная работа № 18 ИССЛЕДОВАНИЕ РЕГИСТРОВ.....	34
Лабораторная работа № 19 ИЗУЧЕНИЕ СЧЕТЧИКОВ ИМПУЛЬСОВ.....	47
Лабораторная работа № 20 ИЗУЧЕНИЕ ДЕШИФРАТОРОВ И ШИФРАТОРОВ.....	55
Лабораторная работа № 21 ИССЛЕДОВАНИЕ ЦИФРО-АНАЛОГОВЫХ И АНАЛОГО- ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ.....	61
Лабораторная работа № 22 ИЗУЧЕНИЕ МИКРОПРОЦЕССОРА.....	72
ЛИТЕРАТУРА.....	85
ПРИЛОЖЕНИЕ.....	86

ВВЕДЕНИЕ

Импульсная и цифровая техника использует импульсный режим работы, при котором кратковременное воздействие сигнала чередуется с паузой.

Для представления числовой, буквенной, символьной, логической и другой информации в цифровой технике и микропроцессорных системах применяются двоичные позиционные коды, в которых используются только два символа (0 и 1). Двоичные коды реализуются благодаря дискретному представлению электрических и других сигналов в виде импульсов или перепадов (например, сигнал прямоугольной формы имеет два фиксированных уровня напряжения: уровень высокого напряжения соответствует уровню логической единицы, и уровень низкого напряжения – логического нуля). Поэтому такую информацию называют цифровой, а соответствующие системы обработки *дискретными* или *цифровыми*.

На базе импульсной техники выполняются системы управления и регулирования, устройства измерения, на ней основана цифровая вычислительная техника.

Лабораторный практикум охватывает раздел «Импульсная и цифровая техника» дисциплин «Автоматика и электроника», «Электроника и основы микропроцессорной техники» и «Электротехника и электроника» (раздел электроника) и включает семь лабораторных работ, объединенных в один модуль. Работа № 16 посвящена изучению различных типов мультивибраторов, которые представляют собой генераторы импульсных сигналов. Именно на таких сигналах работают цифровые устройства. В работах № 17, № 18, № 19 и № 20 исследуются различные цифровые устройства: триггеры, регистры, счетчики, дешифраторы и шифраторы. Работа № 21 позволяет изучить принцип работы устройств, согласующих работу аналоговых и цифровых устройств (цифро-аналоговых преобразователей (ЦАП) и аналого-цифровых преобразователей (АЦП)). Лабораторная работа

№ 22 посвящена изучению структуры и архитектуры микропроцессора и микропроцессорной системы, а также основных команд языка программирования Ассемблер.

В теоретической части рассмотрены основные принципы работы этих устройств, основные параметры и области применения. В практической части изложен порядок выполнения лабораторных работ, приведено содержание отчета, а также контрольные вопросы для защиты лабораторной работы.

Особенностью данного лабораторного практикума является то, что в них приведен порядок выполнения лабораторных работ не только на стендах, но и на компьютере с использованием современного программного обеспечения, а именно, пакета прикладных программ «MICROCAP».

В приложении даны основные положения по работе с пакетом «MICROCAP» в необходимом, для выполнения данных лабораторных работ, объеме.

В результате исследования данных электронных устройств и изучения теоретического материала студент должен **знать** виды и параметры импульсных сигналов и формирующие их устройства, **характеризовать** особенности построения и работы цифровых логических схем, **оценивать** возможность применения цифровых логических схем в устройствах автоматизации.

Лабораторная работа № 16

ИССЛЕДОВАНИЕ МУЛЬТИВИБРАТОРОВ

Цель работы

1. Изучить принцип действия мультивибраторов, работающих в автоколебательном и ждущем режимах.
2. Исследовать схемы автоколебательных мультивибраторов, построенных на транзисторах и ОУ.

Лабораторное оборудование

1. Измерительный стенд НТЦ-05 (НТЦ-05.100).
2. ПЭВМ.

Краткие теоретические сведения

Мультивибраторы относятся к классу устройств импульсной техники, предназначенных для генерирования периодической последовательности импульсов напряжения заданной формы с требуемыми параметрами (амплитудой, длительностью, частотой следования и др.). По режиму работы мультивибраторы делятся на автоколебательные, ждущие и бистабильные. Они могут быть построены на транзисторах, интегральных микросхемах и операционных усилителях.

Импульсный сигнал характеризуется рядом параметров (рис. 16.1), которые рассмотрим на примере реального импульса напряжения прямоугольной формы, имеющего характерные участки: передний фронт, вершину (плоскую часть), срез (задний фронт).

- 1) амплитуда импульса U_m ;
- 2) длительность импульса t_n , измеряют на уровне $0,5U_m$, иногда на уровне $0,1U_m$ в зависимости от формы сигнала;
- 3) длительность фронта импульса t_f определяется временем нарастания импульса от $0,1U_m$ до $0,9U_m$;
- 4) длительность среза импульса определяется временем убывания импульса от $0,9U_m$ до $0,1U_m$;
- 5) спад вершины импульса ΔU .

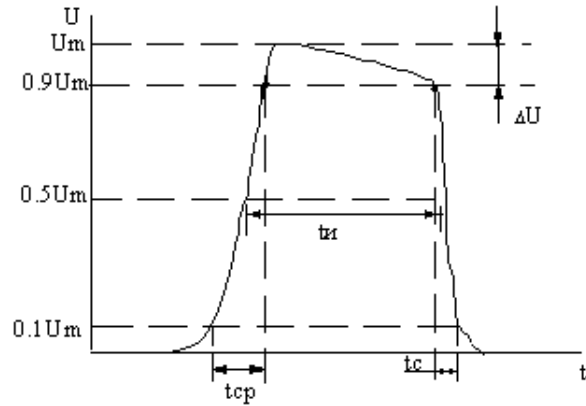


Рис. 16.1. Параметры импульсного сигнала

Параметрами последовательности импульсов (рис. 16.2) являются:

- 1) период повторения T ;
- 2) частота повторения $f = 1/T$;
- 3) длительность паузы $t_n = T - t_n$ – интервал времени между окончанием одного и началом другого импульса;
- 4) коэффициент заполнения γ , характеризуется отношением длительности импульса к периоду их следования $\gamma = t_n/T$;
- 5) скважность $q = T/t_n = 1/\gamma$.

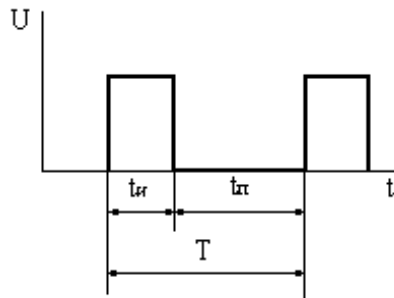


Рис. 16.2. Последовательность импульсных сигналов

Подобно генераторам синусоидальных колебаний, мультивибраторы работают в режиме самовозбуждения: для формирования импульсного сигнала в мультивибраторах внешнее воздействие

(например, подача входных сигналов) не требуется. Процесс получения импульсного напряжения основывается на преобразовании энергии источника постоянного напряжения. Автоколебательные мультивибраторы могут быть построены на транзисторах (рис. 16.3), на операционном усилителе (рис. 16.4) или на логических элементах (рис. 16.5).

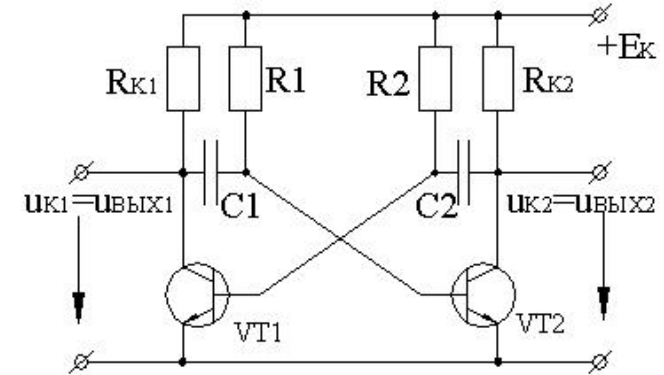


Рис. 16.3. Схема автоколебательного мультивибратора на транзисторах

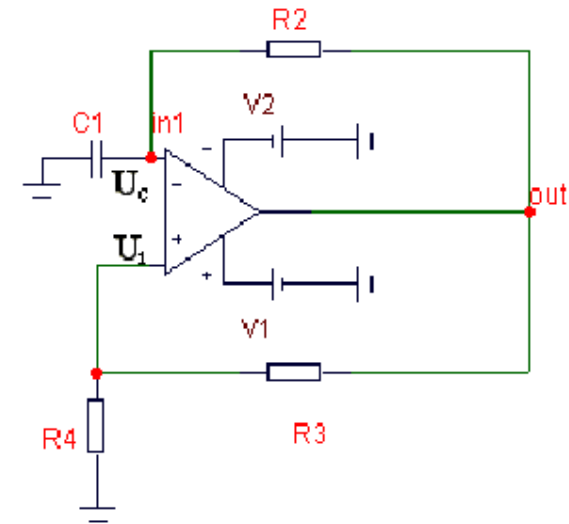


Рис. 16.4. Схема автоколебательного мультивибратора на ОУ

Автоколебательный мультивибратор на транзисторах

В автоколебательном режиме (рис. 16.3) транзисторы поочередно переходят из открытого состояния в закрытое и обратно. При включении источника коллекторного питания $+E_k$ один из транзисторов окажется открытым, а другой – закрытым. Если открыт, например, $VT1$, то конденсатор C_1 , зарядившийся во время установления процессов в схеме начинает разряжаться по двум цепочкам: через сопротивления $R_{к1}$ и R_1 и коллектор – эмиттер $VT1$ и эмиттер – база $VT2$.

Разрядный ток создает на R_1 падение напряжения, убывающее по мере уменьшения этого тока по экспоненте. И это напряжение приложено к базе транзистора $VT2$ и поддерживает его в закрытом состоянии, т. е. $U_{бэ}$ транзистора $VT2$ увеличивается по экспоненте.

В это же время конденсатор C_2 заряжается от источника E_k через участок эмиттер – база открытого транзистора $VT1$ и $R_{к2}$. По мере заряда C_2 ток, протекающий по $R_{к2}$ уменьшается и потенциал коллектора $VT2$, увеличивается по экспоненте. Через время когда C_2 зарядится, потенциал коллектора станет примерно равен E_k . Так как $R_1 \gg R_{к2}$, то процесс разряда C_1 проходит значительно медленнее, чем процесс заряда C_2 . Когда потенциал базы $VT2$ приблизится к нулю, при полной разрядке C_1 , транзистор $VT2$ приоткроется и начнет проводить ток. С этого момента, в результате действия положительной обратной связи, происходит лавинообразный процесс, в результате которого транзистор $VT2$ открывается, а $VT1$ закрывается, так как напряжение на C_2 приложено обратно к базе – эмиттер $VT1$. Далее все процессы повторяются, но уже относительно открытого транзистора $VT2$. Таким образом параметры элементов C_1, R_1, C_2, R_2 определяют длительность импульса соответственно на выходе 1 и выходе 2:

$$t_{u1} = 0,7C_2R_2,$$

$$t_{u2} = 0,7C_1R_1.$$

Автоколебательный мультивибратор на ОУ

Мультивибратор на ОУ относится к самовозбуждающимся генераторам (рис. 16.4). ОУ работает в импульсном режиме (на нелинейном участке амплитудной характеристики). Он сравнивает два сигнала: по неинвертирующему входу U_1 и по инвертирующему входу

U_c (напряжение конденсатора C_1). В результате перезарядки конденсатора выходное напряжение скачком изменяется от $U_{вых\ max}$ до $U_{вых\ min} = -U_{вых\ max}$. При $R_3 = R_4$ длительность импульса $t_{и} \approx 1,1R_2C_1$, а период импульса $T = 2t_{и} \approx 2,2R_2C_1$. Изменяя величины R_2 и C_1 , можно регулировать длительность, частоту и амплитуду импульсов.

Рассмотренные мультивибраторы, работают в автоколебательном режиме, т. е. в условиях, когда нет устойчивого равновесия, а имеется только два состояния квазиравновесия, которые характеризуются сравнительно медленными изменениями токов и напряжений, приводящими к некоторому критическому состоянию, при котором происходит скачкообразный переход из одного состояния в другое.

Автоколебательный мультивибратор на логических элементах (ЛЭ)

Такой мультивибратор работает следующим образом (рис. 16.5). Когда логический элемент Э1 И-НЕ автоколебательного мультивибратора на ЛЭ закрыт, а логический элемент Э2 И-НЕ открыт, то на выходе Э1 действует напряжение высокого уровня и конденсатор C_2 заряжается, напряжение $U_{вх2}$ высокое и поддерживает Э2 в открытом состоянии, напряжение $U_{с1} = 0$, напряжение $U_{вх1}$ низкое.

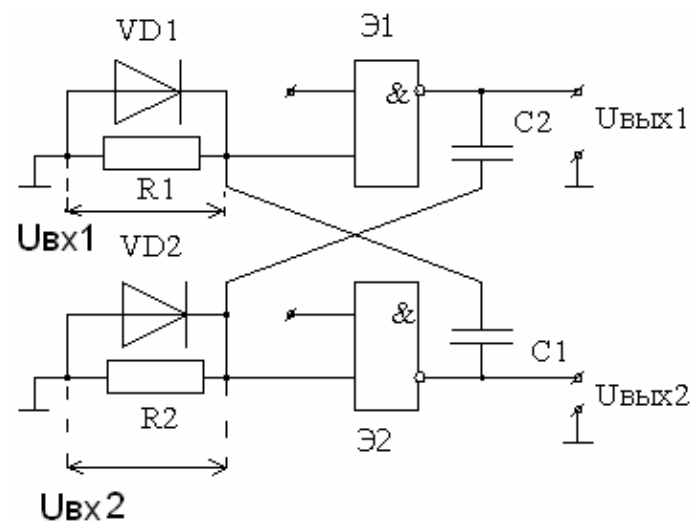


Рис. 16.5. Схема автоколебательного мультивибратора на ЛЭ

При достижении $U_{\text{вх}2}$ некоторого предельного значения, элемент Э2 запирается, $U_{\text{вых}2}$ через C_1 передается на вход логического элемента Э1 и он открывается. В результате работы такого мультивибратора на выходе получаются импульсы прямоугольной формы из-за четкого отпираания логических элементов.

Ждущий мультивибратор на транзисторах

В ждущем режиме имеется одно состояние устойчивого равновесия и одно состояние квазиравновесия. Переход из первого состояния во второе происходит под воздействием внешнего запускающего импульса, а обратный переход – самопроизвольно по истечении некоторого времени. Ждущие мультивибраторы называют еще одновибраторами.

Рассмотрим схему ждущего мультивибратора с эмиттерной связью (рис. 16.6).

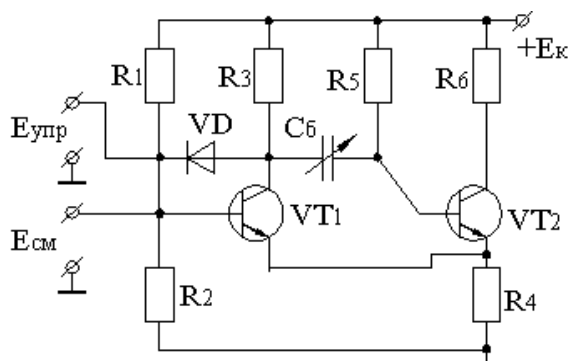


Рис. 16.6. Схема ждущего мультивибратора на транзисторах

В устойчивом состоянии схемы при отсутствии запускающих импульсов транзистор VT2 открыт положительным смещением от источника питания $+E_k$ через резистор R_5 . Протекающий через резистор ток вызывает падение напряжения на R_4 . Потенциал базы транзистора VT1 устанавливается делителем R_1, R_2 . Сопротивления R_1, R_2, R_4 выбирают такими, чтобы $U_{61} < U_{32}$, поэтому в устойчивом состоянии транзистор VT1 закрыт. Емкость C_6 оказывается подключенной левой обкладкой через R_3 к источнику E_k , а правой через открытый переход эмиттер – база к резистору R_4 .

При поступлении на вход запускающего импульса положительной полярности транзистор VT1 открывается. При этом положительная обкладка конденсатора C_6 присоединяется через открытый VT1 к эмиттеру транзистора VT2, а отрицательная обкладка к его базе.

Это приводит к запирающему транзистора VT2 и, следовательно, резкому увеличению потенциала на его коллекторе и прерыванию тока через коллектор – эмиттер транзистора VT2.

Теперь через R_4 протекает лишь ток транзистора VT1, идущий по цепи $+E_k, R_3$, коллектор – эмиттер транзистора VT1, R_4 , «земля». Сопротивление R_3 выбирается большим, чем R_6 , поэтому ток открытого транзистора VT1 меньше тока VT2. Следовательно, при переходе в неустойчивое состояние (VT1 открыт, а VT2 закрыт) напряжение U_{32} уменьшается. Для обеспечения открытого состояния транзистора VT1 $U_{61} > U_{32}$, что выполняется подбором резистора R_3 .

С моментом открывается VT1 начинается перезаряд емкости током, протекающим по цепи $+E_k, R_5, C_6$, коллектор – эмиттер VT1, R_4 , «земля».

Напряжение U_{62} при этом постепенно возрастает и достигает порога отпирающего транзистора VT2. Он отпирается и по цепи $+E_k, R_6$, коллектор – эмиттер транзистора VT2, R_4 , «земля» начинает вновь протекать ток, увеличивающий потенциал на эмиттере VT2. Т.е. $U_{32} > U_{61}$, транзистор VT1 запирается, возвращая схему в исходное состояние. При этом U_{k2} скачком снижается, заканчивая формирование прямоугольного импульса на выходе схемы. Таким образом, ждущий мультивибратор реагирует на поступление короткого запускающего импульса формированием одиночного прямоугольного импульса, длительность которого определяется параметрами времязадающей цепи мультивибратора R_5, C с постоянной времени τ .

В устойчивом состоянии схемы при отсутствии запускающих импульсов транзистор VT2 открыт положительным смещением от источника питания $+E_k$ через резистор R_5 . Протекающий через резистор ток вызывает падение напряжения на R_4 . Потенциал базы транзистора VT1 устанавливается делителем R_1, R_2 . Сопротивления R_1, R_2, R_4 выбирают такими, чтобы $U_{61} < U_{32}$, поэтому в устойчивом состоянии VT1 закрыт. Емкость C_6 оказывается подключенной левой обкладкой через R_3 к источнику E_k , а правой – через открытый переход эмиттер – база к резистору R_4 .

При поступлении на вход запускающего импульса положительной полярности транзистор VT1 открывается. При этом положительная обкладка конденсатора C_6 присоединяется через открытый VT1 к эмиттеру VT2, а отрицательная обкладка – к его базе.

Это приводит к запираанию $VT2$, и, следовательно, резкому увеличению потенциала на его коллекторе и прерыванию тока через коллектор – эмиттер.

Теперь через R_4 протекает только ток транзистора $VT1$ по цепи: $+E_k$, R_3 , коллектор – эмиттер $VT1$, R_4 , «земля». Сопротивление R_3 выбирается большим, чем R_6 , поэтому ток открытого $VT1$ меньше тока $VT2$. Следовательно, при переходе в неустойчивое состояние ($VT1$ открыт, а $VT2$ закрыт) напряжение U_{32} уменьшается. Для обеспечения открытого состояния $VT1$ $U_{61} > U_{32}$, что выполняется подбором резистора R_3 .

С моментом отпирания $VT1$ начинается перезаряд емкости током, протекающим по цепи $+E_k$, R_5 , C_6 , коллектор – эмиттер $VT1$, R_4 , «земля».

Напряжение U_{62} при этом постепенно возрастает и достигает порога отпирания транзистора $VT2$. $VT2$ отпирается и по цепи $+E_k$, R_6 , коллектор – эмиттер $VT2$, R_4 , «земля» начинает вновь протекать ток, увеличивающий потенциал на эмиттере $VT2$. Т. е. $U_{32} > U_{61}$, транзистор $VT1$ запирается, возвращая схему в исходное состояние. При этом $U_{к2}$ скачком снижается, заканчивая формирование прямоугольного импульса на выходе схемы. Таким образом, ждущий мультивибратор реагирует на поступление короткого запускающего импульса формированием одиночного прямоугольного импульса, длительность которого определяется параметрами времязадающей цепи мультивибратора R_5 , C с постоянной времени $\tau \approx R_5 C$.

Ждущий мультивибратор на логических элементах

В исходном состоянии на входе логического элемента Э1 действует напряжение высокого уровня – логическая единица (рис. 16.7).

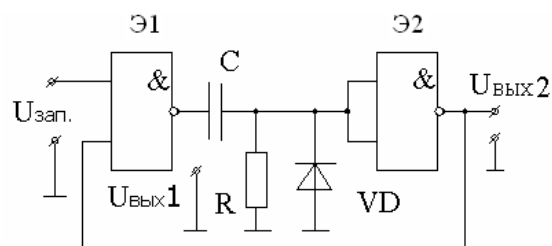


Рис. 16.7. Схема ждущего мультивибратора на логических элементах

Напряжение на входах логического элемента Э2 равно напряжению на резисторе R , которое создается на нем входным током логиче-

ского элемента Э2. На входах логического элемента Э2 имеется логический ноль, на выходе — логическая единица, которая передается на второй вход логического элемента Э1. Таким образом, на каждом входе логического элемента Э1 имеется логическая единица. Следовательно, Э1 открыт и напряжение на его выходе соответствует логическому нулю. Напряжение на конденсаторе C также близко к нулю.

При поступлении на вход отрицательного импульса, соответствующего нулю, на выходе логического элемента Э1 устанавливается логическая единица, соответствующая напряжению высокого уровня. Начинается зарядка конденсатора C . Ток зарядки протекает от выхода логического элемента Э1 через конденсатор C и резистор R . На резисторе создается положительное напряжение, которое в виде логической единицы поступает на входы логического элемента Э2 и открывает его. На выходе логического элемента Э2 образуется низкое напряжение (логический ноль), которое передается на второй вход логического элемента Э1 и поддерживает его в закрытом состоянии после прекращения действия входного импульса.

При $U_{\text{вых}2} > U_{\text{пор}}$ на входах логического элемента Э1 будет логическая единица, элемент Э1 откроется, на его выходе будет напряжение логического нуля. Начнется разрядка конденсатора C , напряжение на входах логического элемента Э2 станет меньше порогового, элемент Э2 закроется до прихода следующего импульса. Таким образом, на выходе будет сформирован прямоугольный импульсный сигнал.

Подготовка к работе

1. Познакомиться с описанием лабораторной работы.
2. Подготовить бланк для выполнения отчета.
3. Изучить теоретический материал по теме работы.
4. Ответить на контрольные вопросы.

Методика выполнения работы на измерительном стенде НТЦ-05 (НТЦ-05.100)

Исследование автоколебательного мультивибратора на ОУ

1. Собрать схему автоколебательного мультивибратора на ОУ, представленную на рис. 16.8.
2. Установить рассчитанное значение резистора R_{48} и подать на мультивибратор напряжение питания.

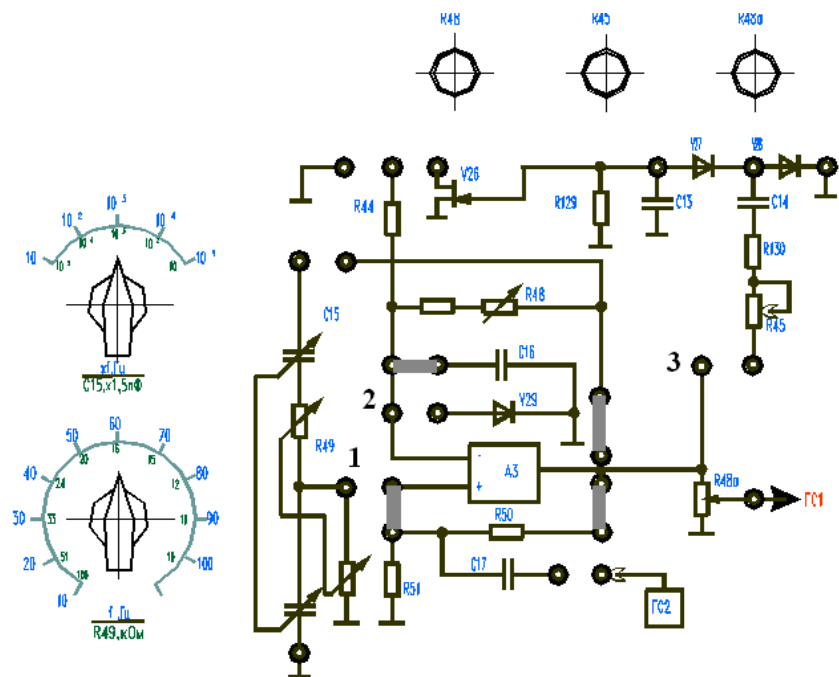


Рис. 16.8. Схема автоколебательного мультивибратора на ОУ

3. Снять и зарисовать осциллограмму входного напряжения, подключив осциллограф к гнездам 1 и 2.

4. Снять и зарисовать осциллограмму выходного напряжения, подключив осциллограф к гнездам 1 и 3.

5. Измерить по осциллографу частоту выходного сигнала f , период колебаний T , длительность импульса $t_{и}$ и длительность паузы $t_{п}$, амплитуду выходного напряжения $U_{\text{вых max}}$ при различных значениях $R48$. Данные занести в табл. 16.1.

6. Зарисовать осциллограммы выходного напряжения для трех положений $R48$.

Исследование ждущего мультивибратора на ОУ

1. Собрать схему ждущего мультивибратора (одновибратора) на ОУ, представленную на рис. 16.9.

2. Установить рассчитанное значение резистора $R48$, подать на схему одновибратора напряжение питания и прямоугольные импульсы частотой 1 кГц от генератора ГС2.

Таблица 16.1

$R48$	1	2	3
Для мультивибратора			
$t_{и}$			
$t_{п}$			
T			
f			
$U_{\text{вых max}}$			
Для одновибратора			
$t_{и}$			
$t_{п}$			
T			
f			
$U_{\text{вых max}}$			

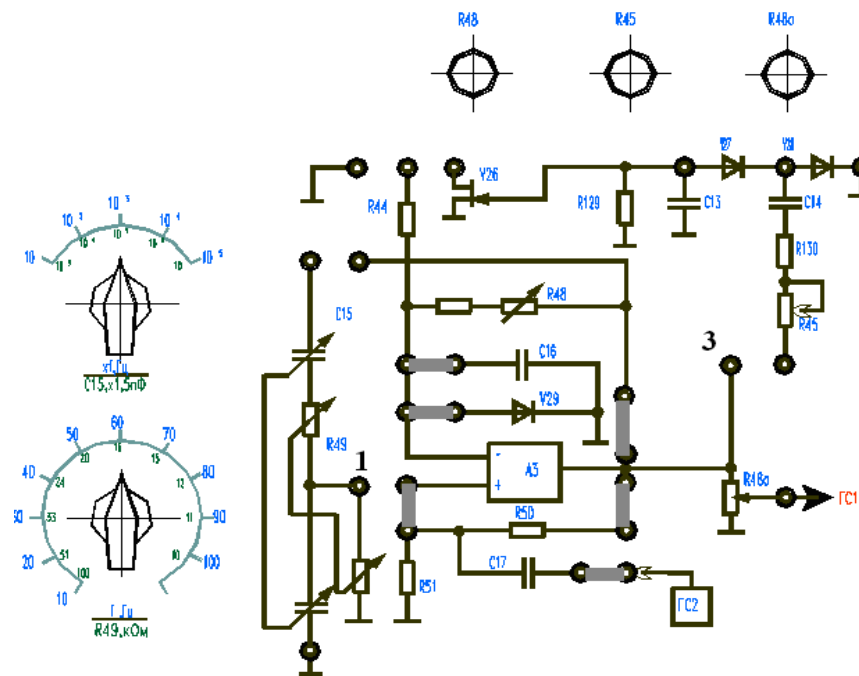


Рис. 16.9. Схема ждущего мультивибратора (одновибратора) на ОУ

3. Снять и зарисовать осциллограмму выходного напряжения, подключив осциллограф к гнездам 1 и 3.

4. Измерить по осциллографу частоту выходного сигнала f , период колебаний T , длительность импульса $t_{и}$ и длительность паузы $t_{п}$, амплитуду выходного напряжения $U_{\text{вых max}}$ при различных значениях (положениях) $R48$. Данные занести в табл. 1.4.

5. Зарисовать осциллограммы выходного напряжения для трех положений $R48$.

6. Оформить отчет в соответствии с пунктом «Содержание отчета».

Методика выполнения работы на компьютере

Исследование автоколебательного мультивибратора на транзисторах

1. Вызвать программу «MICROCAP».

2. Открыть файл «LAB15_1», на экране появится схема автоколебательного мультивибратора на транзисторах с начальными параметрами элементов: $R1 = R2 = 20$ кОм, $C1 = 0,1$ мкФ, $C2 = 0,01$ мкФ, $R3 = R4 = 2$ кОм, транзисторы с n-p-n – переходом (модель: Q1-2N1613, Q2-SXT2222A из американской номенклатуры транзисторов). Свериться с рис. 16.3.

3. Получить временные диаграммы напряжения, формируемого мультивибратором, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение): синим цветом показан входной сигнал, красным цветом – выходной сигнал.

4. Определить по временным диаграммам длительность импульса $t_{и}$, длительность паузы $t_{п}$, период T , частоту выходного напряжения мультивибратора f и величину амплитудного значения импульса $U_{\text{вых max}}$. Перерисовать временные диаграммы в тетрадь.

5. Повторить п. 3, изменяя значения $R2$, $C2$ и $R1$, $C1$ (см. приложение) в соответствии с табл. 16.2–16.3. Результаты исследований занести в табл. 16.2–16.3.

Таблица 16.2

1	2	3	4	5	6
$R2$, кОм	20	20	15	10	10
$C2$, мкФ	0,01	0,1	0,1	0,1	0,01
$t_{и}$					
$t_{п}$					

Окончание табл. 16.2

1	2	3	4	5	6
T					
f					
$U_{\text{вых max}}$					

Таблица 16.3

$R1$, кОм	20	20	15	10	10
$C1$, мкФ	0,1	0,01	0,01	0,01	0,15
$t_{и}$					
$t_{п}$					
T					
f					
$U_{\text{вых max}}$					

Исследование мультивибратора на ОУ

1. Вызвать программу «MICROCAP».

2. Открыть файл «LAB15_2», на экране появится схема автоколебательного мультивибратора на ОУ с начальными параметрами элементов: $R2 = 10$ кОм, $R3 = 10$ кОм, $R4 = 10$ кОм, $C1 = 0,1$ мкФ, ОУ типа LM709 из библиотеки программы (свериться с рис. 16.4).

3. Получить временные диаграммы напряжения, формируемого мультивибратором, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение): синим цветом показан входной сигнал, красным цветом – выходной сигнал.

4. Определить по временным диаграммам длительность импульса $t_{и}$, длительность паузы $t_{п}$, период T , частоту выходного напряжения мультивибратора f и величину амплитудного значения импульса $U_{\text{вых max}}$. Перерисовать временные диаграммы в тетрадь.

5. Повторить п. 3,4, изменяя значения $R2$ и $C1$ (см. приложение) в соответствии с табл. 16.4. Результаты исследований занести в табл. 16.4.

Таблица 16.4

1	2	3	4	5	6
$R2$, кОм	10	10	10	20	5
$C1$, мкФ	0,1	0,2	0,05	0,1	0,1
$t_{и}$					
$t_{п}$					

Окончание табл. 16.4

1	2	3	4	5	6
T					
f					
$U_{\text{вых max}}$					

Содержание отчета

1. Название и цель работы.
2. Схемы исследуемых устройств.
3. Временные диаграммы, таблицы и графики:
 $f = f(R2)$ при $C2 = 0,1$ мкФ (табл. 16.2);
 $f = f(R1)$ при $C1 = 0,01$ мкФ (табл. 16.3);
 $U_{\text{вых max}} = f(R2)$ при $C2 = 0,1$ мкФ (табл. 16.2);
 $t_{\text{и}} = f(R2)$ при $C2 = 0,1$ мкФ (табл. 16.3);
 $t_{\text{и}} = f(C1)$ при $R2 = 10$ кОм (табл. 16.4).
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Объяснить принцип работы автоколебательного мультивибратора:
 - а) на транзисторах;
 - б) на ОУ;
 - в) на логических элементах.
2. Объяснить принцип работы ждущего мультивибратора
 - а) на транзисторах;
 - б) на логических элементах.
3. Назовите основные параметры одиночного импульсного сигнала и параметры последовательности импульсов.
4. Объясните влияние резисторов $R1$, $R2$, $R3$, $R4$ и конденсаторов $C1$ и $C2$ на форму и параметры импульсов.
5. Приведите примеры практического применения мультивибраторов.

Лабораторная работа № 17

ИССЛЕДОВАНИЕ ТРИГГЕРОВ

Цель работы

Изучение принципов построения основных типов триггеров и исследование их функционирования.

Лабораторное оборудование

1. Измерительный стенд НТЦ-05 (НТЦ-05.100).
2. ПЭВМ.

Краткие теоретические сведения

Триггером называют логическое устройство, обладающее двумя устойчивыми состояниями («0» или «1») и способное скачком переходить из одного состояния в другое под воздействием выходного сигнала.

Триггер относится к базовым элементам цифровой техники. Строится триггер в простейшем случае на двух или более логических элементах И-НЕ или ИЛИ-НЕ с применением обратных связей, имеет 2 выхода (прямой и инверсный), сигналы на которых определяют состояние триггера.

По функциональному признаку различают триггеры типов RS , D , T , JK . По способу управления триггеры подразделяются на асинхронные и синхронные (или тактируемые).

В асинхронных триггерах переключение из одного состояния в другое осуществляется непосредственно с поступлением сигнала на информационный вход.

В синхронных триггерах помимо информационных входов имеется вход тактовых импульсов, и переключение производится только при помощи разрешающего, тактирующего импульса.

В зависимости от комбинации выходных сигналов триггер или хранит предыдущую информацию или принимает новую информацию. Любой сколь угодно сложный триггер представляет собой сочетание простейшего асинхронного RS -триггера и комбинационной схемы управления этим триггером.

Асинхронные RS-триггеры

Асинхронные RS-триггеры требуют для своего построения два двухвходовых логических элемента типа ИЛИ-НЕ (рис. 17.1) или И-НЕ (рис. 17.2).

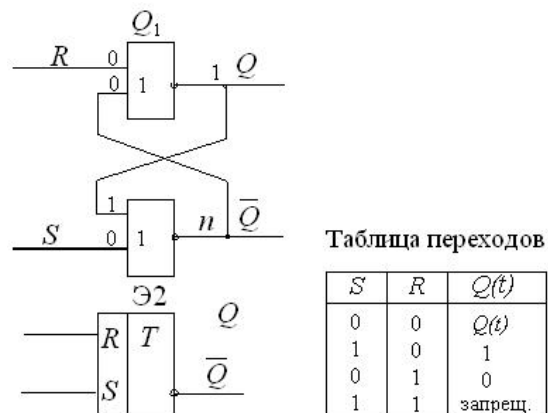


Рис. 17.1. Схема асинхронного RS-триггера на элементах ИЛИ-НЕ, его условное изображение и таблица переходов

По информационному входу S производится установка триггера в состояние логической единицы (set-устанавливать), а по информационному входу R установка триггера в исходное состояние логического нуля (reset-вновь устанавливать).

Принцип действия триггера определяется поведением в нем элементов ИЛИ-НЕ и И-НЕ. В асинхронном RS-триггере на элементах ИЛИ-НЕ активным сигналом является уровень логической единицы. Входы S и R прямые. Такой триггер работает в соответствии со своей таблицей переходов (рис. 17.1). Запрещенной является комбинация, когда $S = 1$ и $R = 1$.

В асинхронном RS-триггере на элементах И-НЕ активным сигналом по входам S и R является уровень логического нуля. Входы S и R инверсные. Функционирование триггера определяется в соответствии с таблицей переходов (рис. 17.2).

Как видно из таблицы подача «0» на вход S устанавливает триггер в состояние «1», а подача «0» на вход R переводит триггер в состояние «0». Одновременная подача на S - и R -входы «1» не изменяет состояния триггера (т. е. триггер хранит информацию, которая была записана в предыдущий момент времени), а одновременная подача

на S - и R -входы «0» переводит триггер в неопределенное состояние. Такая комбинация сигналов является запрещенной.

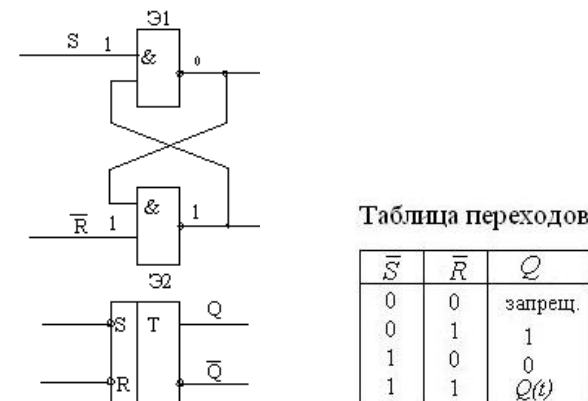


Рис. 17.2. Схема асинхронного RS-триггера на элементах И-НЕ, его условное изображение и таблица переходов

Синхронный RS-триггер

Синхронный RS-триггер построен на основе асинхронного триггера, у которого к входам подсоединены два управляющих элемента И-НЕ (рис. 17.3).

Переключение такого триггера происходит только при наличии разрешающего сигнала, подаваемого на вход C ($C = 1$). Функционирование триггера осуществляется в соответствии с таблицей переходов (рис. 17.3). Т. е. переключение триггера осуществляется при двух первых комбинациях сигналов на входах C, R, S . При трех последующих комбинациях сигналов информация в триггерах сохраняется. Комбинация $C = R = S = 1$ должна быть исключена, т. к. в этом случае $S = R = 0$, что запрещено для асинхронного триггера. В одноступенчатом триггере прием и передача информации происходит одновременно. Это приводит к тому, что во время записи информации может произойти нарушение информационного состояния на выходах схемы. Чтобы избежать этого, используют двухступенчатые триггеры.

Двухступенчатый синхронный RS-триггер строится на базе двух последовательно соединенных одноступенчатых синхронных RS-триггеров со специальной организацией цепи синхронизации с использованием элемента НЕ (рис. 17.4).

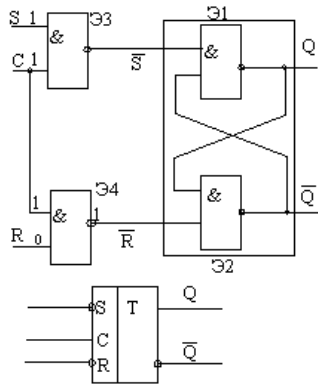


Таблица переходов

C	S	R	Q
1	1	0	1
1	0	1	0
0	0	0	$Q(t)$
0	1	0	$Q(t)$
0	0	1	$Q(t)$
1	1	1	-

Рис. 17.3. Схема одноступенчатого синхронного RS-триггера, его условное обозначение и таблица переходов

При $C=1$ осуществляется запись информации в первый триггер, а при $C=0$ осуществляется передача информации из первого триггера во второй и блокируются информационные входы первого триггера.

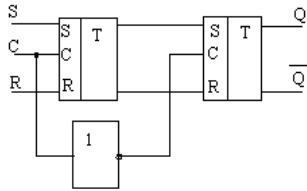


Рис. 17.4. Схема двухступенчатого синхронного RS-триггера

Наибольшее применение нашли RS-триггеры на элементах И-НЕ ввиду большей распространенности этих элементов в сериях интегральных микросхем. Синхронные RS-триггеры широко применяются в цифровых устройствах для хранения двоичной информации в течение времени, большего ее существования в исходном источнике, например, для хранения промежуточной информации, передаваемой от счетчиков, импульсов и регистров.

D-триггер

D-триггер строится на основе асинхронного RS-триггера путем подсоединения дополнительных элементов И-НЕ (рис. 17.5).

D-триггер можно построить на базе синхронного RS-триггера, если на вход S подать сигнал D, а на вход R инверсное D введением логического элемента НЕ.

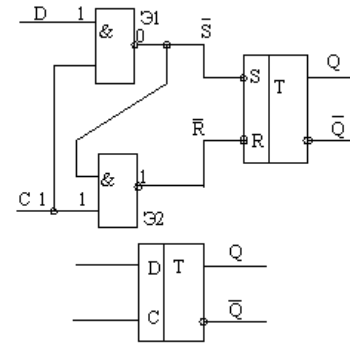


Таблица переходов

C	D	Q
1	1	1
1	0	0
0	1	$Q(t)$
0	0	$Q(t)$

Рис. 17.5. Схема D-триггера на логических элементах И-НЕ, его условное обозначение и таблица переходов

Как видно из таблицы переходов D-триггер переходит в состояние «1» ($Q=1$), если в момент перехода синхронизирующего сигнала $C=1$, на его информационном входе D сигнал «1» ($D=1$). В этом состоянии триггер остается и после окончания сигнала на входе D до прихода очередного синхронизирующего сигнала, возвращающего триггер в состояние «0». Т. е. D-триггер «задерживает» поступившую на его вход информацию на время, равное периоду синхронизирующих сигналов.

T-триггер

T-триггер или счетный триггер имеет один информационный вход и переходит в противоположное состояние в результате воздействия на его вход каждого очередного сигнала. Название «счетный» связано с широким применением T-триггеров в счетчиках импульсов. T-триггеры делятся на асинхронные и синхронные.

Асинхронный T-триггер может быть выполнен на базе двух последовательно соединенных синхронных RS-триггеров с применением обратных связей (рис. 17.6) или на основе двухступенчатого D-триггера также с использованием обратных связей. При этом вход синхронизации C преобразуется в счетный вход T-триггера.

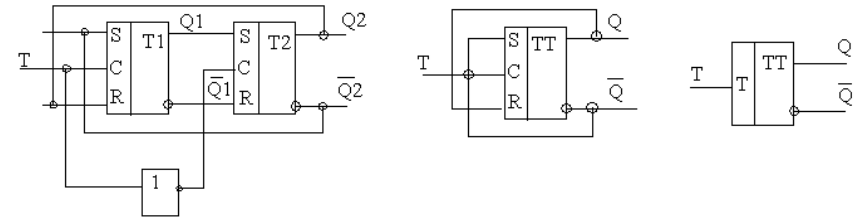


Рис. 17.6. Схема асинхронного T-триггера и его условное обозначение

Состояние такого T -триггера меняется на противоположное при каждом изменении сигнала на T -входе от «1» к «0», т. е. по заднему фронту каждого импульса на T -входе, т. к. в момент начала импульса информация записывается в первый (основной) триггер, а после его окончания передается во второй (вспомогательный) триггер, с выхода Q которого мы снимаем информацию. T -триггер может быть построен на логических элементах И-НЕ (рис. 17.7).

Работает такой асинхронный T -триггер следующим образом. Когда $Q = 1$, а $Q' = 0$, то на входе $A = 0$, т. к. вход A соединен с выходом Q' . После поступления тактового импульса на вход T на выходах установится $Q = 0$, $Q' = 1$, а на входе $A = 1$ и при поступлении следующего тактового импульса опять произойдет смена состояния. В отличие от схемы на рис. 17.6, срабатывание такого T -триггера происходит по переднему фронту сигнала на T -входе, т. е. при каждом изменении сигнала от «0» к «1».

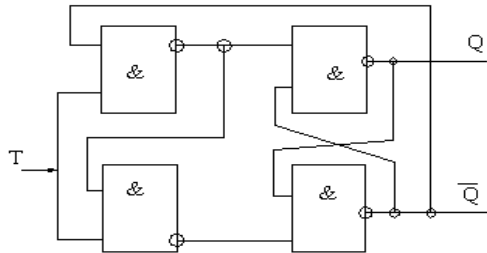


Рис. 17.7. Схема T -триггера на логических элементах И-НЕ

Синхронный T -триггер получают путем введения дополнительного элемента И, подключаемого к T -входу (рис. 17.8).

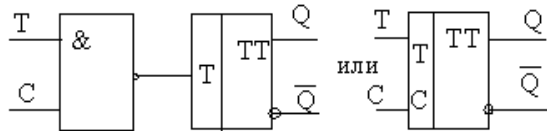


Рис. 17.8. Схема синхронного T -триггера и его условное обозначение

Синхронный T -триггер, в отличие от асинхронного T -триггера, реагирует на импульсы, поступающие на вход синхронизации только при подаче на управляющий вход активного уровня ($T = 1$).

JK-триггер

JK-триггер может быть построен на базе двухступенчатого T -триггера путем использования трехвходовых элементов И-НЕ во выход-

ных цепях первого (ведущего) триггера (рис. 17.9). Эти трехвходовые элементы позволяют иметь два дополнительных входа J и K , за счет которых расширяются функциональные возможности триггера, в связи с чем JK-триггер называют универсальным. При соответствующем подключении входов триггер может выполнять функции RS-, D-, T-триггеров. При этом вход J соответствует входу S , а вход K - входу R .

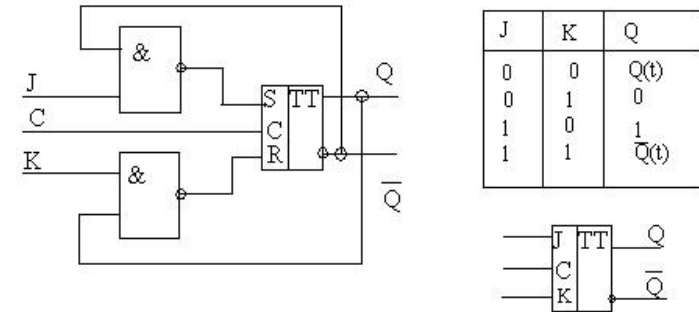


Рис. 17.9. Схема, условное обозначение и таблица переходов JK-триггера

Функционирование JK-триггера описывается таблицей переходов, приведенной в таблице на рис. 17.9.

В отличие от RS-триггера, состояние которого является неопределенным при $S = 1$ и $R = 1$, JK-триггер при $J = 1$ и $K = 1$ по синхромпульсу изменяет свое состояние на противоположное, т. е. реализует функции T-триггера. Поэтому на базе JK-триггера легко реализуется T-триггер путем объединения входов и использования их в качестве T-входа. Добавляя инвертор на входе JK-триггера, можно получить D-триггер.

Все типы триггеров, реализуемые на основе JK-триггера, дают задержку в появлении выходных сигналов, равную длительности синхронизирующего сигнала.

Подготовка к работе

1. Познакомится с описанием лабораторной работы.
2. Подготовить бланк для выполнения отчета (нарисовать исследуемые схемы триггеров на логических элементах И-НЕ).
3. Изучить теоретический материал по теме работы (изучить принцип работы и функциональные свойства всех типов триггеров на логических элементах).
4. Ответить на контрольные вопросы.

Методика выполнения работы на измерительном стенде НТЦ-05 (НТЦ-05.100)

1. Исследовать схему асинхронного RS -триггера на логических элементах И-НЕ.

1.1. Собрать схему асинхронного RS -триггера в соответствии с рис. 17.10.

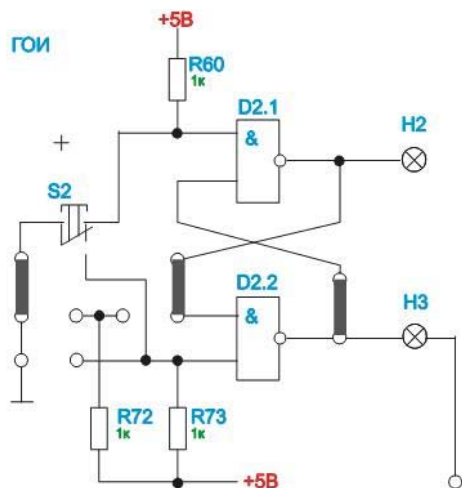


Рис. 17.10. Схема асинхронного RS -триггера

1.2. Составить таблицу истинности, снять и зарисовать временные диаграммы.

Таблица 17.1

Таблица истинности для асинхронного RS -триггера

S	R	Q	\bar{Q}

1.3. Подача управляющих сигналов на S -вход осуществляется с помощью кнопки $S2$, а на R -вход – подключением этого входа к шине питания (+5В) либо к общему проводу («земля»). Состояние выходов триггера регистрируется по индикаторам $H2$ и $H3$. Если светодиод «горит», значит на данном выходе сигнал логической единицы, если нет, то сигнал логического нуля.

Данную схему (с кнопкой $S2$) можно рассматривать как генератор одиночных импульсов (ГОИ), в которой исключено явление «дребезга» контактов кнопки $S2$.

2. Исследовать схему синхронного RS -триггера на логических элементах И-НЕ.

2.1. Собрать схему синхронного RS -триггера в соответствии с рис. 17.11.

2.2. Составить таблицу истинности и зарисовать временные диаграммы для синхронного RS -триггера при подаче на синхровход C (тактируемый вход) одиночных импульсов от генератора ГОИ, схема которого представлена на рис. 17.10.

2.3. Подача единичного сигнала на S -вход показана на рис. 17.11 сплошной линией, а подача нулевого сигнала – штриховой линией. Подача единичного сигнала на R -вход показана штриховой линией, а нулевого сигнала – сплошной линией. Подача единичного сигнала на C -вход осуществляется с помощью нажатия кнопки $S2$ (светодиод $H2$ – «горит»). Состояние прямого выхода синхронного RS -триггера регистрируется по индикатору $H4$.

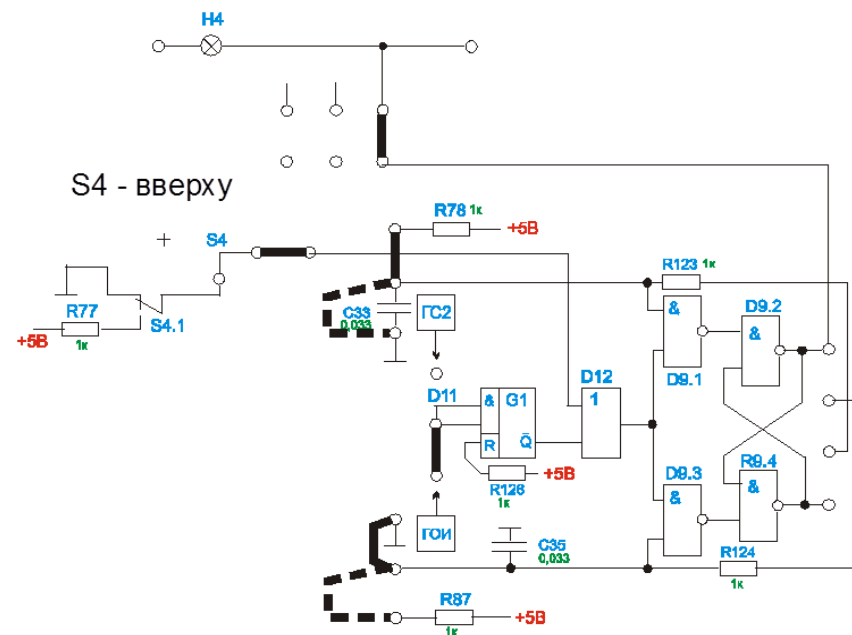


Рис. 17.11. Схема синхронного RS -триггера

Таблица 17.2

Таблица истинности для синхронного RS-триггера

C	S	R	Q
1			
1			
1			
0			
0			
0			

Ситуация при $C = S = R = 1$ должна быть исключена, т. к. такая комбинация сигналов является запрещенной в синхронном RS-триггере.

3. Исследовать счетный T-триггер.

3.1. Собрать схему T-триггера в соответствии с рис. 17.12.

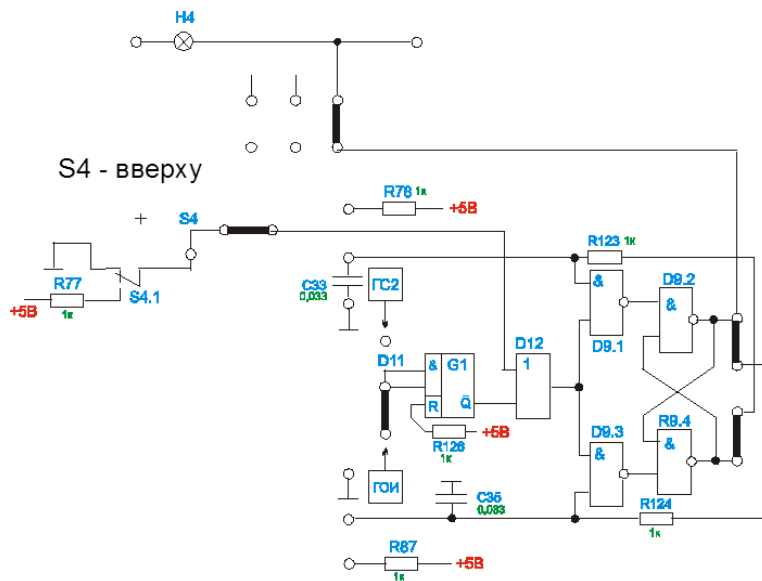


Рис. 17.12. Схема T-триггера

3.2. Составить таблицу истинности и зарисовать временные диаграммы для T-триггера при подаче на синхровход C (тактируемый вход T) одиночных импульсов от генератора ГОИ, схема которого представлена на рис. 17.10.

3.3. Подача единичного сигнала на C -вход осуществляется с помощью нажатия кнопки $S2$ (светодиод $H2$ – «горит»). Состояние прямого выхода T-триггера регистрируется по индикатору $H4$.

Таблица 17.3

Таблица истинности для T-триггера

T				
Q				

Методика выполнения работы на компьютере

Исследование асинхронного RS-триггера

1. Вызвать программу «MICROCAP».
2. Открыть файл «RS_A.CIR», на экране появятся 2 элемента И-НЕ, 2 источника сигналов для S - и R -входов и «земля».
3. Собрать схему асинхронного RS-триггера в соответствии с рис. 17.2 (см. приложение п. 2.4), подать сигналы на входы S и R от источников сигналов, «-» источников заземлить.
4. Обозначить узлы схемы (см. приложение п. 2.6)
5. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
6. Перерисовать временные диаграммы:
 - синим цветом показан сигнал на S -входе (узел 1);
 - красным цветом – на R -входе (узел 4);
 - зеленым цветом – на выходе Q (узел 3).
7. Выйти из режима анализа схемы (см. приложение п. 4).
8. По временным диаграммам составить таблицы истинности.

Исследование синхронного RS-триггера

а) одноступенчатого:

1. Открыть файл «RS_C.CIR», на экране появятся 4 элемента И-НЕ, 2 источника сигналов для S - и R -входов, источник синхросигналов для C -входа и «земля».
2. Собрать схему синхронного RS-триггера в соответствии с рис. 17.3 (см. приложение п. 2.4), подать сигналы на входы S и R от источников сигналов, на вход C от источника синхросигналов, «-» источников заземлить.

3. Обозначить узлы схемы (см. приложение п. 2.6).
4. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
5. Перерисовать временные диаграммы:
 - синим цветом показан сигнал на S -входе (узел 6);
 - красным цветом – на C -входе (узел 7);
 - зеленым цветом – на R -входе (узел 5).
 - красным цветом – на выходе Q (узел 3).
6. Выйти из режима анализа схемы (см. приложение п. 4).

б) двухступенчатого:

1. Открыть файл «ТТ_RS.CIR», на экране появится готовая к анализу схема синхронного двухступенчатого RS -триггера.
2. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
3. По временным диаграммам определить время задержки сигнала между моментом записи в первую ступень RS -триггера (узел 6) и моментом считывания с выхода второй ступени RS -триггера (узел 10).

Исследование синхронного D -триггера

1. Открыть файл «D_C.CIR», на экране появятся 4 элемента И-НЕ, 2 источника сигналов для D - и C -входов и «земля».
2. Собрать схему синхронного D -триггера в соответствии с рис. 17.5 (см. приложение п. 2.4), подать сигналы на входы D и C от источников сигналов, «-» источников заземлить.
3. Обозначить узлы схемы (см. приложение п. 2.6).
4. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
5. Перерисовать временные диаграммы:
 - синим цветом показан сигнал на D -входе (узел 5);
 - красным цветом – на C -входе (узел 6);
 - зеленым цветом – на выходе Q (узел 3);
 - красным цветом – на инверсном выходе Q (узел 2).
6. Выйти из режима анализа схемы (см. приложение п. 4).

Исследование асинхронного T -триггера

1. Открыть файл «T_A.CIR», на экране появится схема асинхронного T -триггера, построенного на базе D -триггера.
2. Обозначить узлы схемы (см. приложение п. 2.6).

3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. Перерисовать временные диаграммы:
 - красным цветом показан сигнал на T -входе (узел 3);
 - зеленым цветом – на выходе Q (узел 5);
5. Выйти из режима анализа схемы (см. приложение п. 4).

Исследование JK -триггера

а) асинхронного:

1. Открыть файл «JK_A.CIR», на экране появится схема асинхронного JK -триггера.
2. Обозначить узлы схемы (см. приложение п. 2.6).
3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. Перерисовать временные диаграммы:
 - красным цветом показан сигнал на J -входе (узел 7);
 - синим цветом – сигнал на K -входе (узел 6);
 - зеленым цветом – на выходе Q (узел 4);
5. Выйти из режима анализа схемы (см. приложение п. 4).

б) синхронного:

1. Открыть файл «JK_C.CIR», на экране появится схема синхронного JK -триггера.
2. Обозначить узлы схемы (см. приложение п. 2.6).
3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. Перерисовать временные диаграммы:
 - синим цветом показан сигнал на J -входе (узел 4);
 - зеленым цветом – сигнал на K -входе (узел 5);
 - красным цветом – сигнал на C -входе (узел 3);
 - розовым цветом – сигнал на выходе Q (узел 6);
5. Выйти из режима анализа схемы (см. приложение п. 4).

Содержание отчета

1. Название и цель работы.
2. Функциональные схемы всех исследованных в работе триггеров.
3. Полученные на экране компьютера временные диаграммы и таблицы переходов, составленные по всей временной оси экрана.
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Объяснить принцип работы асинхронного *RS*-триггера, построенного на элементах И-НЕ и ИЛИ-НЕ.
2. Объяснить работу двухступенчатого синхронного *RS*-триггера. В каких случаях он применяется?
3. Объяснить принцип действия *D*-триггера. Чем он отличается от *RS*-триггера?
4. Чему равно время задержки распространения входного сигнала в *D*-триггере?
5. Объяснить принцип построения и работы *T*-триггера.
6. Чем отличается асинхронный *T*-триггер от синхронного *RS*-триггера?
7. Объяснить принцип построения и работы *JK*-триггера, указать его особенности.
8. Каким образом *JK*-триггер может реализовать функции *T*-триггера?
9. Как на основе *JK*-триггера построить *D*-триггер?
10. В каких устройствах и в качестве каких элементов применяются триггеры?

Лабораторная работа № 18

ИССЛЕДОВАНИЕ РЕГИСТРОВ

Цель работы

1. Изучить принципы построения различных видов регистров.
2. Исследовать работу параллельного и последовательного регистров.
3. Изучить применение регистров в микропроцессоре.

Лабораторное оборудование

1. Измерительный стенд НТЦ-05 (НТЦ-05.100).
2. Измерительный стенд УМ-12.
3. ПЭВМ.

Краткие теоретические сведения

Регистрами называют устройства, предназначенные для приема, хранения, передачи и преобразования информации в виде двоичного числа или другой кодовой комбинации. Основные элементы регистра – двоичные ячейки, в качестве которых применяются триггеры. Число триггеров, входящих в состав регистра (т. е. разрядность регистра), определяется числом двоичных разрядов «слова» (т. е. разрядностью двоичного числа).

В зависимости от способа записи информации в регистр различают:

- 1) параллельные регистры;
- 2) последовательные (сдвиговые) регистры;
- 3) параллельно-последовательные регистры.

Параллельный регистр

На рис. 18.1 приведена структурная схема параллельного 3-х разрядного регистра, построенного на *D*-триггерах: *T1*-триггер младшего разряда, *T3*-триггер старшего разряда, предназначенные для управления записью и считыванием информации.

Запись двоичного числа («слова») осуществляется параллельным кодом, т. е. во все разряды регистра одновременно. Информа-

ция в ячейки регистра (по входам 1, 2 и 3) по команде «Ввод» (т. е. на входе «Ввод» должна быть «1»). Параллельные регистры называют регистрами памяти, т. к. их функция сводится только к приему, хранению и передаче информации.

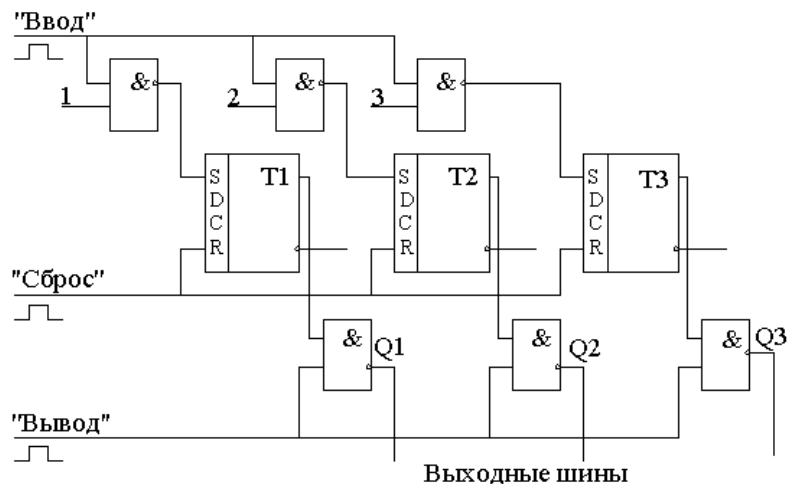


Рис. 18.1. Структурная схема параллельного 3-х-разрядного регистра

Для записи информации в регистр используются асинхронные S-входы. Считывание информации также осуществляется в параллельном коде при подаче сигнала на шину «Выход», открывающего выходные элементы «И». При этом число, записанное в регистр, сохраняется, а на выходах Q_1 , Q_2 и Q_3 получаем информацию, которая была записана в регистр.

Если мы хотим обнулить регистр для того, чтобы записать туда новое число, необходимо подать сигнал логической единицы на линию «Сброс», объединяющую R-входы D-триггеров.

Регистр с параллельным приемом и выдачей информации называется регистром памяти. Их функция сводится только к приему, хранению и передаче информации.

Последовательный регистр

Регистр состоит из последовательно соединенных D-триггеров, состояния которых передаются (сдвигаются) на последующие триггеры под действием тактовых импульсов, поэтому последовательные

регистры называются регистрами сдвига. Запись информации в них осуществляется последовательным кодом. Структурная схема 3-х разрядного сдвигового регистра приведена на рис. 18.2.

Перед записью информации регистр устанавливается в ноль. Для этого в отсутствии сигнала на входе подается серия тактовых импульсов на C-вход с числом импульсов, равным количеству разрядов в регистре. При записи информации одновременно с поступлением кода числа подаются тактовые импульсы на C-вход. С помощью тактовых импульсов, осуществляется продвижение информации от младшего разряда регистра к старшему (т. е. от T_1 к T_3). В результате для данной схемы после третьего тактового импульса, ячейки регистра (т. е. каждый из триггеров регистра) принимают состояния, соответствующие коду входного трехразрядного числа. Состояние каждого триггера в различные моменты времени показано на временных диаграммах (рис. 18.2, б), если на вход подается число 3 (в двоичном коде 011). Считывать информацию из сдвигового регистра можно либо в последовательном коде, продвигая информацию через все разряды регистра к выходу с помощью тактовых импульсов, либо в параллельном коде одновременно с выходов каждого разряда.

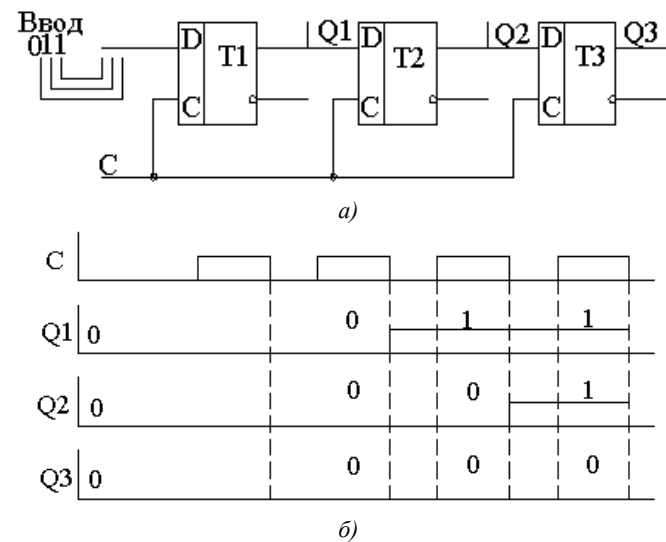


Рис. 18.2. Структурная схема последовательного регистра (а), временные диаграммы (б)

Параллельно-последовательный регистр

Этот регистр позволяет осуществлять запись информации как в последовательном, так и в параллельном коде, и поэтому может быть использован для преобразования кодов из последовательного в параллельный и обратно.

Для преобразования последовательного кода в параллельный с помощью тактовых импульсов (так же как в сдвиговом регистре) в регистр записывается информация в последовательном коде. Выходы разрядов регистра представляют эту информацию в параллельном коде. Для обратного преобразования информацию вводят в регистр по параллельным входам, а считывают ее в последовательном коде с помощью тактовых импульсов с выхода последнего разряда регистра. Структурная схема такого регистра приведена на рис. 18.3.

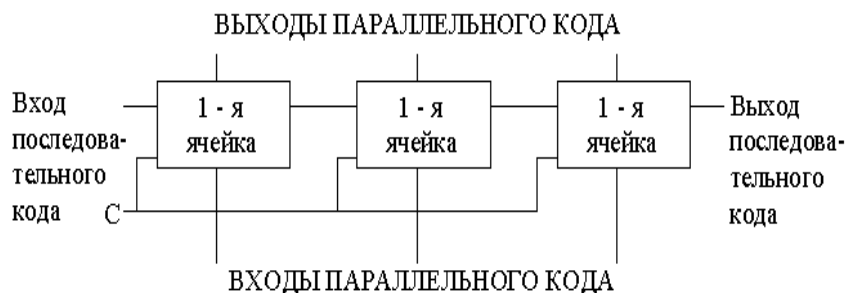


Рис. 18.3. Структурная схема параллельно-последовательного регистра

Применение регистров в микропроцессоре

Любая ЭВМ содержит арифметическое логическое устройство (АЛУ), которое по командам выполняет различные математические или логические действия, например, суммирование, вычитание, сравнение, реализует функции И, ИЛИ и т. д. До того, как совершить какие-нибудь действия, вычислительный блок должен располагать входными данными, которые заранее записаны в 8-разрядных регистрах (рис. 18.4, на схеме обозначены буквами А и В). АЛУ должно получить сведения от регистра команд о предстоящей обработке данных. Результат, полученный после обработки, поступает на регистр R. В ПЗУ программ содержится следующая команда, которая указывает

МП, куда должен быть направлен полученный результат: в общий накопитель или во внутренний регистр (А или В) по шине данных.

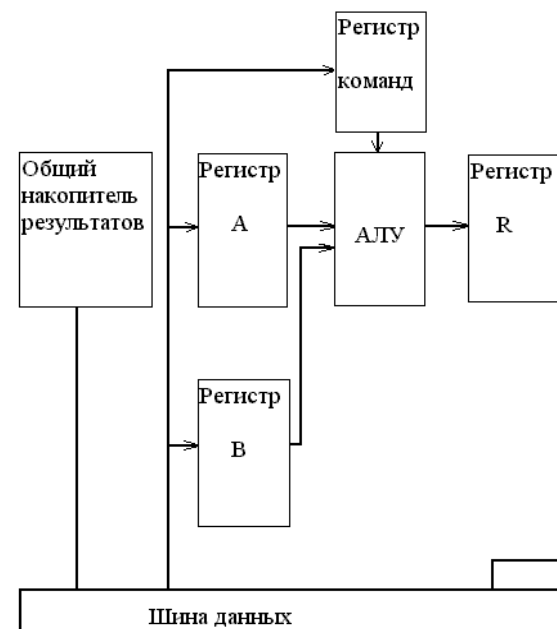


Рис. 18.4. Связь регистров с вычислительными устройствами в МП

Подготовка к работе

1. Познакомиться с описанием лабораторной работы.
2. Подготовить бланк для выполнения отчета.
3. Изучить теоретический материал по теме работы.
4. Ответить на контрольные вопросы.

Методика выполнения работы на измерительном стенде НТЦ-05 (НТЦ-05.100)

Ознакомиться с порядком сборки и исследования схемы регистра К155ИР1 на стенде

Регистр К155ИР1 – это четырехразрядный универсальный сдвиговый регистр. Он имеет четыре параллельных входа $D0-D3$ и один

последовательный вход $S1$, а также четыре выхода $Q0-Q3$. Регистр имеет два тактовых входа $C1$ и $C2$ и вход разрешения параллельной загрузки PE.

Если на вход PE подано напряжение высокого уровня, то разрешается работа тактовому входу $C2$. При этом в регистр загружаются данные от входов $D0-D3$.

Если на вход PE подать напряжение низкого уровня, то разрешается работа по входу $C1$. С приходом тактового импульса на $C1$ данные последовательно сдвигаются от входа $S1$ на выход $Q0$, затем на $Q1, Q2, Q3$ (т. е. вправо).

С помощью входов $D0-D3$ задается код числа, записываемого в регистр. Запись этого кода разрешается при единичном уровне сигнала на входе PE и поступлении на $C2$ тактовых импульсов.

При нулевом уровне на входе PE и поступлении импульсов на вход $C1$ происходит сдвиг данных по регистру вправо. Причем, данные сдвигаются на такое число разрядов, сколько тактовых импульсов поступило на вход $C1$.

Собрать схему для исследования последовательного регистра, представленную на рис. 18.5

1. Подать на схему напряжение питания и обнулить регистр.
2. Для этого перевести регистр в режим загрузки последовательного кода ($PE = 0$) и загрузить код 0000, подав на соответствующий тактовый вход ($C1$) четыре тактовых импульса. Подача тактовых импульсов на регистр осуществляется с помощью кнопки $S2$ (генератор одиночных импульсов ГОИ), а подача последовательного кода с помощью переключателя $S4$ (положение $S4$ вверх соответствует сигналу логического нуля, а положение $S4$ вниз – сигналу логической единицы).

3. Загрузить в регистр заданный преподавателем последовательный четырехразрядный код.

4. В процессе загрузки регистрировать состояние выходов регистра по индикаторам после подачи каждого тактового импульса зафиксировать исходные данные в табл. 18.1.

5. Осуществить сдвиг записанного кода на число разрядов по заданию преподавателя. Регистрировать состояние выходов регистра после подачи каждого тактового импульса. Результаты занести в табл. 18.1.

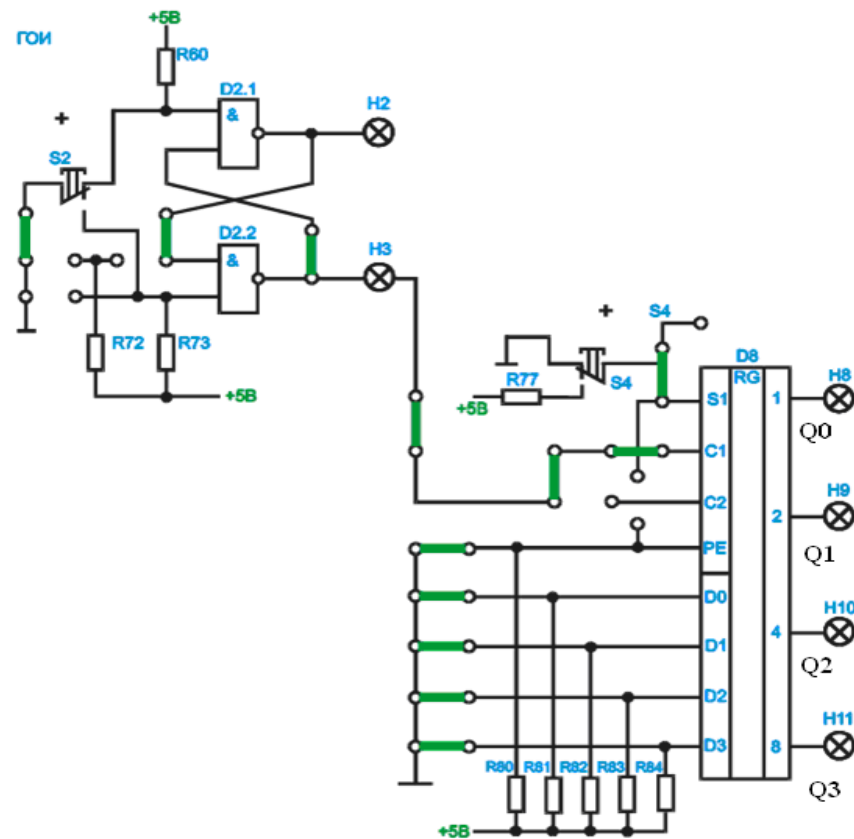


Рис. 18.5. Схема для исследования регистра

Таблица 18.1

Выходные сигналы	Исходные данные	Состояние выходов регистра			
		Количество импульсов сдвига			
		1	2	3	4
$Q0$					
$Q1$					
$Q2$					
$Q3$					

Собрать схему для исследования параллельного регистра, представленную на рис. 18.5

1. Записать в регистр число, заданное в параллельном коде. Для этого с помощью переключателей установить заданный код на входах D_0 - D_3 регистра (соединение с общим проводом позволяет подать сигнал логического нуля, а соединение с источником питания – сигнал логической единицы).

2. Подать один тактовый импульс на соответствующий тактовый вход (C_2). Подача тактовых импульсов на регистр осуществляется с помощью кнопки S_2 (генератор одиночных импульсов ГОИ), при этом сигнал на $PE = 1$. Зарегистрировать состояние выходов регистра. Результаты занести в табл. 18.2.

Таблица 18.2

Состояние выходов регистра

Входные данные				Выходные данные			
D_0	D_1	D_2	D_3	Q_0	Q_1	Q_2	Q_3

Преобразование в регистре параллельного кода в последовательный код

1. Записать в регистр двоичное четырехразрядное число 1010 в параллельном коде.

2. Осуществить сдвиг записанного параллельного кода, подавая тактовые импульсы на тактовый вход C_1 от ГОИ, при этом $PE=0$ (количество импульсов сдвига равно разрядности двоичного числа). Регистрировать состояние выхода старшего разряда регистра после подачи каждого тактового импульса, наблюдая, таким образом, преобразование информации из параллельного кода в последовательный код. Результаты занести в табл. 18.3.

Таблица 18.3

Состояние выхода старшего разряда регистра

№ импульса сдвига	1	2	3	4
Состояние старшего разряда				

Преобразование в регистре последовательного кода в параллельный код

1. Записать в регистр в последовательном коде двоичное четырехразрядное число 0110 в соответствии с разделом исследования последовательного регистра.

2. Убедиться, что записанное в последовательном коде двоичное число появляется на выходах регистра и, следовательно, может быть считано в параллельном коде, т. е. одновременно со всех выходов регистра.

Методика выполнения работы на стенде УМ-12

Описание лабораторной установки

Изучение типовых логических узлов производится на серийной установке УМ12 МПС. В состав установки входят:

- логические элементы К155ЛА1, К155ЛА3, К155ЛР1;
- JK -триггер К155ТВ1;
- восьмиразрядный сдвиговый регистр параллельно-последовательного типа, выполненного на D -триггере;
- восьмиразрядный суммирующий счетчик на D -триггерах с реализацией последовательного и сквозного переноса на формирующих элементах «И».

Условные графические обозначения перечисленных элементов с соответствующими органами управления, индикации, выходными и входными гнездами изображены и выведены на лицевую панель установки.

Для проведения исследований в состав установки входят:

- генератор одиночных импульсов (ГОИ) стробируемый F , срабатывающий при нажатии кнопки «Пуск»;
- генератор импульсов G , вырабатывающий последовательность прямоугольных импульсов с частотой 4, 2, 1 и 0,5 МГц;
- формирователь задержанных импульсов.

Запись информации в регистр

Запись информации в регистр осуществляется в следующей последовательности:

1. Включить установку и нажать кнопку «Сброс», обнулив тем самым регистр.

2. С помощью кнопок, расположенных в левой части регистра, задать на параллельном входе регистра информацию в виде двоичного восьмиразрядного числа.

3. Нажать кнопку «Запись».

4. Проверить правильность установленных данных по светодиодам (свечение светодиода соответствует потенциалу логической единицы).

5. Нажать кнопку «Запись» в регистр.

Реализация функции сдвига

Для реализации функции сдвига информации в регистре необходимо выполнить следующую последовательность действий:

1. Выход генератора импульсов 0,5 МГц соединить с входом формирователя «F», выход которого связать с входом «Сдвиг».

2. Выполнить п. 2–3 предыдущего раздела, записав в регистр число 00110101.

3. Подавая с помощью кнопки «Пуск» импульсы сдвига, наблюдать поразрядный сдвиг информации на выходе регистра и потерю информации в старшем разряде регистра. Данные наблюдений оформить в табл. 18.4.

Таблица 18.4

Состояние разрядов регистра при реализации функции сдвига

№ разряда	Исходные данные	Количество импульсов							
		1	2	3	4	5	6	7	8
1									
2									
3									
4									
5									
6									
7									
8									

Кольцевой регистр

Для изучения этого режима необходимо выполнить следующие операции:

1. Соединить выход восьмого разряда регистра с последовательным выходом «Вход инф.».

2. Обнулить регистр.

3. В первый разряд регистра записать логическую единицу или любое число.

4. Формируя с помощью кнопки «Пуск» последовательность импульсов сдвига, наблюдать кольцевой сдвиг логической единицы по разрядам регистра. Данные наблюдений занести в табл. 18.5.

Таблица 18.5

Состояние разрядов регистра при реализации функции кольцевого сдвига

№ разряда	Исходные данные	Количество импульсов									
		1	2	3	4	5	6	7	8	9	10
8											

Преобразование информации из параллельной формы в последовательную

Преобразование осуществляется при выполнении следующей последовательности действий:

1. Вход регистра «Сдвиг» соединить со схемой формирователя импульсов сдвига от кнопки «Пуск».

2. На параллельном входе регистра задать информацию в виде двоичного 8-разрядного числа 01100101.

3. Записать это число в регистр.

4. Подавая импульсы сдвига, наблюдать по изменению состояния старшего разряда регистра преобразование информации в последовательную форму (количество импульсов сдвига равно разрядности двоичного числа). Результаты измерений занести в табл. 18.6.

Таблица 18.6

Состояние разрядов регистра при преобразовании информации из параллельной в последовательную форму

№ импульса	1	2	3	4	5	6	7	8
Состояние старшего разряда								

Методика выполнения работы на компьютере

Исследование параллельного регистра

1. Вызвать программу «MICROCAP».
2. Открыть файл «РЕГ_ПАРАЛ.CIR», на экране появится готовая для анализа схема 4-разрядного параллельного регистра. Сравнить ее с рис. 18.1.
3. Обозначить узлы схемы (см. приложение п. 2.6).
4. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
5. Перерисовать временные диаграммы:
 - сигналы на выходах триггеров $T1, T2, T3, T4$;
 - сигналы на параллельных выходах регистра $Q1, Q2, Q3, Q4$;
 - сигнал по линии Сброс (Clear);
 - сигнал по линии Вывод (Out).
6. Заполнить таблицу состояний (табл. 18.7).

Таблица 18.7

	$T1$	$T2$	$T3$	$T4$	$Q1$	$Q2$	$Q3$	$Q4$
Сброс (Clear)=1 Вывод (Out)=0								
Сброс (Clear)=0 Вывод (Out)=1								

7. Выйти из режима анализа схемы (см. приложение п. 4).

Исследование последовательного регистра

1. Открыть файл «РЕГ_ПОС.CIR», на экране появится готовая для анализа схема 4-разрядного последовательного регистра. Сравнить ее с рис. 18.2.
2. Обозначить узлы схемы (см. приложение п. 2.6).
3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. Перерисовать временные диаграммы:
 - сигналы на выходах регистра $Q1, Q2, Q3, Q4$;
 - сигнал по синхролинии (Clk);
 - сигнал по линии Вход D (Din).
5. Заполнить таблицу состояний (табл. 18.8).

Таблица 18.8

Количество импульсов	3	4	6	7	9	10
Состояние триггеров	$Q1$					
	$Q2$					
	$Q3$					
	$Q4$					
Десятичный Эквивалент						

6. Выйти из режима анализа схемы (см. приложение п. 4).

Содержание отчета

1. Название и цель работы.
2. Структурные схемы последовательного и параллельного регистров.
3. Временные диаграммы и таблицы с результатами исследований.
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Классификация регистров.
2. Структура параллельного регистра и принцип его работы.
3. Структура последовательного регистра и принцип его работы.
4. Как производится преобразование последовательной информации в параллельную форму?
5. Как производится преобразование параллельной информации в последовательную форму?
6. Поясните работу регистра памяти.
7. Какие операции может выполнять регистр?
8. Применение регистров в микропроцессоре.

ИЗУЧЕНИЕ СЧЕТЧИКОВ ИМПУЛЬСОВ

Цель работы

1. Изучить принципы построения различных видов счетчиков.
2. Исследовать работу синхронного и асинхронного двоичных счетчиков.
3. Изучить применение счетчиков в микропроцессоре.

Лабораторное оборудование

1. Измерительный стенд НТЦ-05 (НТЦ-05.100).
2. ПЭВМ.

Краткие теоретические сведения

Счетчики – это функциональные узлы накапливающего типа, которые предназначены для подсчета числа поступающих на вход импульсов и поэтому используются в ЭВМ для подсчета шагов программы, циклов, построения распределителей импульсов, создания делителей частоты.

По целевому назначению счетчики подразделяются на простые (суммирующие и вычитающие) и реверсивные.

По способу организации цепей переноса счетчики делятся на счетчики со сквозным, последовательным и групповым переносом.

В зависимости от способа соединения синхронизирующих входов триггеров с синхронными (или параллельными) и асинхронными (или последовательными).

Основой для построения счетчиков являются синхронные или асинхронные T -триггеры, реализованные на D -триггерах с динамическим управлением или на JK -триггерах. Счет числа поступающих импульсов производится с использованием двоичной системы счисления.

Основными показателями счетчиков являются модуль счета (или коэффициент счета) и быстродействие. Модуль определяет число импульсов, которое может быть сосчитано счетчиком. Быстродействие характеризуется максимальной частотой следования счетных импульсов.

Синхронные счетчики

Функциональная схема двоичного трехразрядного счетчика на основе T -триггера представлена на рис. 19.1.

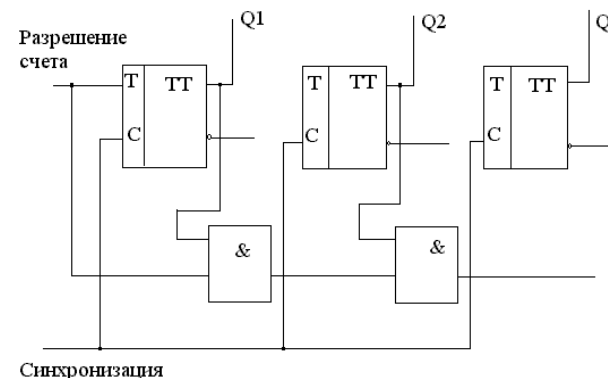


Рис. 19.1. Структурная схема двоичного синхронного счетчика

В таком счетчике есть общая синхролиния, поэтому состояние каждого триггера меняется синхронно, т. е. по синхроимпульсу. В исходном состоянии все триггеры обнулены. С приходом первого импульса на T -вход в единичном состоянии ($Q1 = 1$) будет только первый триггер после прихода первого импульса (заднего фронта) синхронизации. Все остальные триггеры останутся в нулевом состоянии, т. к. через схемы и их логические входы- T блокированы потенциалом логического нуля. С приходом заднего фронта синхроимпульса свое состояние на единичное изменит второй триггер. При этом первый триггер переключится в нулевое состояние. Все другие триггеры (в данном случае третий) сохраняют нулевое состояние.

Применение логических элементов «И» для формирования сигнала на T -входах приводит к снижению скорости счета, т. е. после прохождения синхроимпульса, следующий синхроимпульс нельзя подавать до тех пор, пока не определятся все значения на T -входах. Такой принцип организации счета называется последовательным переносом. Увеличить скорость счета можно, заменив цепочку элементов «И» на многовходовые логические элементы для каждого T -входа. Такая организация называется сквозным переносом. Разбивая триггеры на группы с организацией формирования сигналов на счетных входах в группах, строят счетчики с групповым переносом.

Асинхронные счетчики

В асинхронных счетчиках входы синхронизации триггеров соединены с выходом предыдущего триггера, а входы объединены в общую линию «разрешение счета». Поэтому состояние триггеров меняется в ответ на изменение состояния предыдущего триггера. Если на линию «разрешение счета» подана логическая единица, то каждое изменение состояния левого триггера вызовет изменение состояния первого триггера. Асинхронные счетчики находят широкое применение в качестве делителей частоты на любую степень двойки: $f_n = f/2^n$.

Схема асинхронного двоичного 3-х разрядного счетчика показана на рис. 19.2. Модуль такого счетчика $N = 2^3 = 8$. Если счетчик состоит из n -триггеров, то $N = 2^n$.

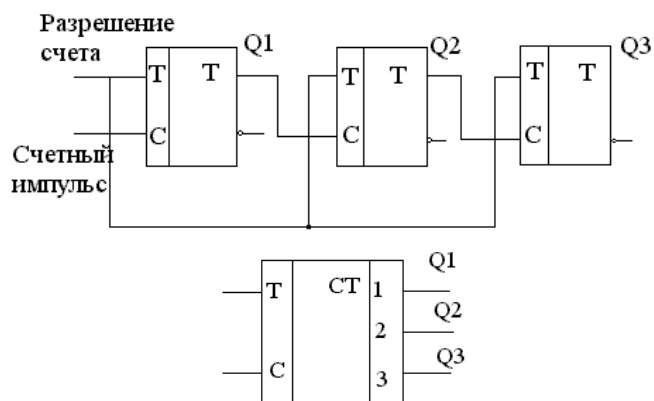


Рис. 19.2. Структурная схема и условное обозначение двоичного асинхронного счетчика

При модуле счета $N \neq 2^n$ счетчик должен состоять из n -триггеров, так чтобы $2^{n-1} < N < 2^n$. Тогда соответствующий двойной счетчик будет иметь избыточные устойчивые состояния, которые надо устранить за счет внутренней связи между триггерами. Пусть надо создать триггер с $N=5$. Число триггеров должно быть не менее трех. Двоичный счетчик на трех триггерах имеет 8 устойчивых состояний. Таблица состояний такого счетчика, т. е. значения Q_1, Q_2, Q_3 до и после прихода каждого импульса, приведена в табл. 19.1.

Таблица 19.1

n	До прихода импульса			После прихода импульса		
	Q_1	Q_2	Q_3	Q_1	Q_2	Q_3
1	0	0	0	1	0	0
2	1	0	0	0	1	0
3	0	1	0	1	1	0
4	1	1	0	0	0	1
5	0	0	1	1	0	1
6	1	0	1	0	1	1
7	0	1	1	1	1	1
8	1	1	1	0	0	0

В исходное состояние $Q_1 = Q_2 = Q_3 = 0$ счетчик возвращается после 8-го импульса, а при модуле счета $N=5$ должен возвращаться после пятого, т. е. сразу после состояния $Q_1 = Q_2 = 0, Q_3 = 1$. Исключить оставшиеся состояния можно с помощью комбинационной схемы, которая после набора $Q_1 = 1; Q_2 = 0; Q_3 = 1$ подавала бы сигнал на R -входы триггеров и возвращала бы их в состояние $Q_1 = Q_2 = Q_3 = 0$. Такая схема показана на рис. 19.3. После пятого импульса на входы элемента «И» поступают высокие уровни с выходов Q_1 и Q_3 . На его выходе появляется тоже высокий уровень, который через элемент ИЛИ подается на R - входы триггеров и перебрасывает их в исходное состояние. Таким же образом можно построить счетчики на любой другой модуль счета. Для наиболее часто встречающихся модулей, таких как 5, 10, 12 счетчики изготавливают в виде готовых микросхем. Например, МС К155ИЕ2 представляет собой двоичный счетчик. Микросхема К155ИЕ4 имеет модуль счета 12, а К155ИЕ6 – реверсивный счетчик с предустановкой. Он имеет один вход для операции сложения, второй – для операции вычитания, четыре входа для предварительно заданного числа от 0 до 9, которое может быть записано в счетчик, и четыре выхода.

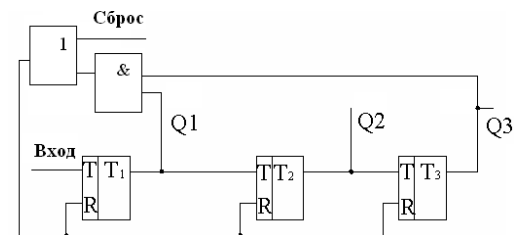


Рис. 19.3. Структурная схема счетчика с $N=5$

Все рассмотренные счетчики являются суммирующими двоичными счетчиками. Для преобразования таких счетчиков в вычитающие счетчики следует использовать не прямые выходы Q , а инверсные \bar{Q} . Кроме того, начальное состояние каждого триггера в вычитающем счетчике равно логической единице, а в суммирующем – логическому нулю.

Применение счетчиков в МП

В состав МП входит устройство, называемое счетчиком команд или программным счетчиком, в котором находится адрес ячейки памяти, содержащий байты выполняемой команды. Т. к. команды программы находятся в последовательно расположенных ячейках памяти (запоминающем устройстве – ЗУ), то переход к следующей команде достигается увеличением числа, содержащегося в счетчике, на единицу.

Подготовка к работе

1. Познакомиться с описанием лабораторной работы.
2. Подготовить бланк для выполнения отчета.
3. Изучить теоретический материал по теме работы.
4. Ознакомиться с порядком сборки и исследования схемы на стенде.
5. Ответить на контрольные вопросы.

Методика выполнения работы на измерительном стенде НТЦ-05 (НТЦ-05.100)

1. Собрать схему для исследования счетчика, представленную на рис. 19.4.
2. Подать напряжение питания +5В, таким образом, чтобы на вход C была подана логическая единица.

Исследование суммирующего счетчика

Обнулить счетчик, подав с помощью кнопки $S3$ единичный сигнал на вход R -счетчика.

Подавая с помощью кнопки $S2$ от ГОИ одиночные импульсы на вход «+» счетчика составить таблицу состояний кода на выходах $Q0-Q3$ от количества поданных импульсов. Выходной код фиксируется по индикаторам $H4-H7$. Результаты занести в табл. 19.2.

Определить десятичный эквивалент, соответствующий записанному в счетчик двоичному числу, по показанию семисегментного индикатора $H12$, стоящего на выходе дешифратора. Результаты занести в табл. 19.2.

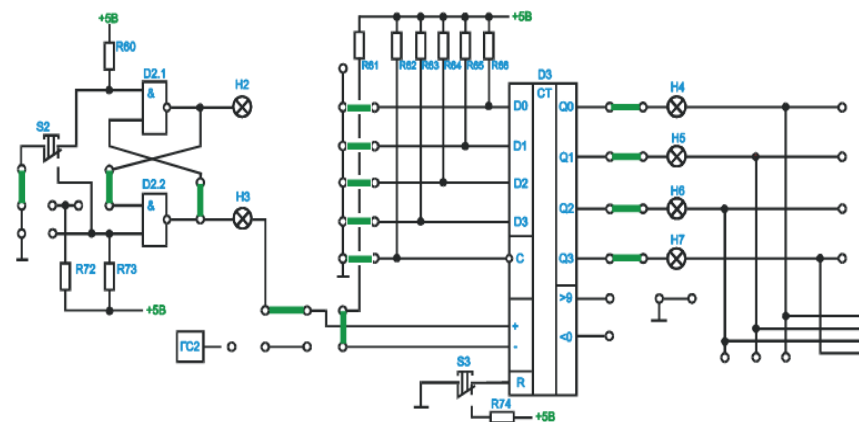


Рис. 19.4. Схема для исследования счетчика

Таблица 19.2

Количество импульсов	Состояние на выходах счетчика				Десятичный эквивалент
	$Q0$	$Q1$	$Q2$	$Q3$	

По заданию преподавателя установить код на входах $D0-D3$ и записать заданное число в счетчик, кратковременно подав на вход C уровень логического нуля. Результаты занести в табл. 19.3.

Таблица 19.3

	$D0$	$D1$	$D2$	$D3$	$Q0$	$Q1$	$Q2$	$Q3$
$C=0$								

Подать на вход «+1» счетчика прямоугольные импульсы от генератора $GC2$ и зарисовать осциллограммы входных, выходных $Q0-Q3$ импульсов и импульсов с выхода переноса в старший разряд

«>9». При оформлении осциллограмм необходимо учесть состояния входа и выходов в определенный момент времени.

Исследование вычитающего счетчика

Задать на входах $D0-D3$ единичные сигналы, подав на них напряжение питания +5В.

Подавая с помощью кнопки $S2$ от ГОИ одиночные импульсы на вход «-» счетчика составить таблицу состояний кода на выходах $Q0-Q3$ от количества поданных импульсов. Выходной код фиксируется по индикаторам $H4-H7$. Результаты занести в таблицу, подобную табл. 19.21.

Методика выполнения работы на компьютере

Исследование синхронного счетчика

1. Вызвать программу «MICROCAP».
2. Открыть файл «СЧ_С_16.CIR», на экране появится готовая к анализу схема синхронного 4-хразрядного счетчика. Сравнить схему с рис. 19.1.
3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. Перерисовать временные диаграммы:
 - сигнал разрешения счета (START);
 - сигнал очистки счетчика (Clear), подается на инверсные входы каждого триггера;
 - синхросигнал;
 - сигналы с выхода каждого триггера: $Q1, Q2, Q3, Q4$.
5. Заполнить таблицу состояний счетчика (табл. 19.4):

Таблица 19.4

Количество импульсов на С-входе	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Состояние триггеров	$Q1$															
	$Q2$															
	$Q3$															
	$Q4$															
16-ый эквивалент																

6. Выйти из режима анализа схемы (см. приложение п. 4).

Исследование асинхронного счетчика

1. Открыть файл «СЧ_С_16.CIR», на экране появится готовая к анализу схема асинхронного 4-хразрядного счетчика. Сравнить схему с рис. 19.2.
2. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
3. Перерисовать временные диаграммы:
 - сигнал очистки счетчика (Clear), подается на инверсные входы каждого триггера;
 - синхросигнал;
 - сигналы с выхода каждого триггера: $Q1, Q2, Q3, Q4$.
4. Сравнить полученные диаграммы с диаграммами синхронного счетчика.
5. Выйти из режима анализа схемы (см. приложение п. 4).

Содержание отчета

1. Название и цель работы.
2. Структурные схемы синхронного и асинхронного счетчика.
3. Временные диаграммы и таблицы с результатами исследований.
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Классификация счетчиков.
2. Как устроен и как работает двоичный суммирующий счетчик? Поясните на временной диаграмме.
3. Как устроен и как работает двоичный вычитающий счетчик?
4. Что такое реверсивный счетчик?
5. Как строятся счетчики с $N \neq 2^n$?
6. Что такое модуль счета и как он определяется?
7. Построить схему счетчика с модулем счета $N = 6$.
8. Применение счетчиков в микропроцессоре.

ИЗУЧЕНИЕ ДЕШИФРАТОРОВ И ШИФРАТОРОВ

Цель работы

1. Изучить принципы построения дешифраторов и шифраторов.
2. Исследовать работу дешифратора и работу шифратора.
3. Изучить применение дешифраторов в МП.

Лабораторное оборудование ПЭВМ

Краткие теоретические сведения

Дешифратор

Дешифратор – логический узел, выполняющий операцию преобразования кодов (например, двоичного), в натуральный ряд чисел: каждой комбинации входных сигналов соответствует сигнал только на одном из его выходов. На рис. 20.1 приведена структурная схема дешифратора на 2 входа и 4 выхода.

Если на входах сигналы $x_0 = x_1 = 1$, т. е. на вход подается число 11^2 в двоичной системе, что соответствует числу 3^{10} в десятичной системе счисления, то только нижний элемент «И» вырабатывает на выходе 1, на остальных выходах нули.

При подаче на вход $x_0 = x_1 = 0$, на выходе будет единица только у верхнего элемента «И», на остальных выходах – нули, и т. д.

Дешифраторы выпускаются в виде стандартных интегральных схем с 4 входами и 10 выходами (дешифратор «1 из 10»), 4 входами и 16 выходами (дешифратор «1 из 16»), двоично-десятичный для управления 7-сегментным цифровым индикатором и т. д.

Примером применения дешифратора может служить схема на рис. 20.2, которая используется в измерительных приборах и табло устройств автоматики.

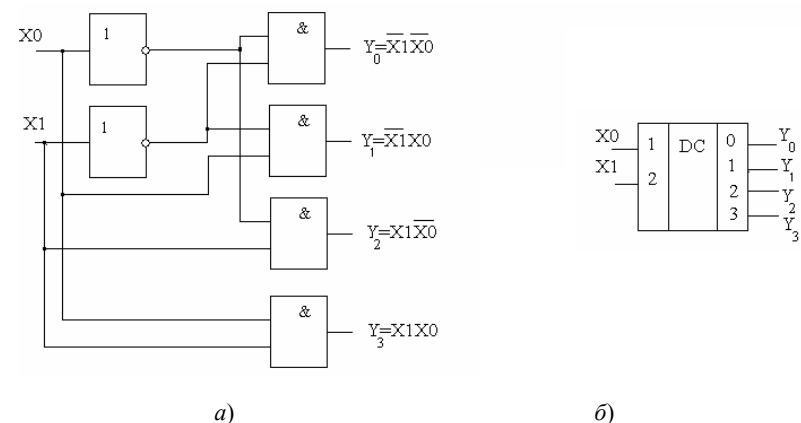


Рис. 20.1. Структурная схема дешифратора на 2 входа и 4 выхода (а) и условное графическое (б)

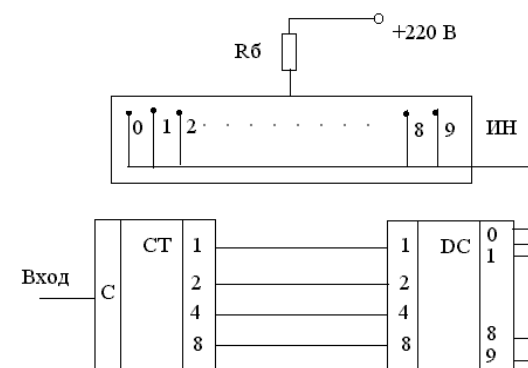


Рис. 20.2. Схема включения дешифратора и газоразрядного индикатора ИН

Так как на шкалы измерительных приборов или на табло информация подается в виде десятичных цифр, а счет импульсов осуществляется счетчиком в двоичной форме, то дешифратор осуществляет преобразование двоично-десятичного кода. Пусть счетчик отсчитал 5 импульсов. Дешифратор К155ИД1 имеет 4 входа для подачи сигналов с входа счетчика и десять выходов, соответствующих цифрам от 0 до 9. В зависимости от комбинации входных сигналов появляется сигнал на одном из выходов. В этом состоянии появится высокий уровень на входах 1 и 4 дешифратора и низкий уровень на выходе 5. На всех остальных уровнях остается высокий потенциал.

Газоразрядный индикатор (ИН) представляет собой прибор тлеющего разряда с анодом и десятью катодами, выполненными в виде цифр от 0 до 9. На анод от отдельного источника питания подается напряжение порядка 200 В. Каждый катод имеет вывод, который соединен с одноименным выводом дешифратора. Как только на выходе дешифратора появляется низкий уровень, напряжение между анодом и соответствующим катодом оказывается достаточным для возникновения разряда между ними и катод светится. Через стеклянный баллон видна, например, цифра 5. Приход следующего импульса на вход счетчика изменит состояние его выходов, изменится и номер выхода с низким потенциалом дешифратора. Разряд перейдет на другой катод, и начнет высвечиваться цифра 6 и т. д.

Наряду с газоразрядными широко применяются индикаторы на светодиодах и жидких кристаллах.

Шифратор

Шифратор – логический узел, который предназначен для преобразования десятичного кода (однопозиционного) в двоичный позиционный код, т. е. осуществляет операцию, обратную дешифрации. Структурная схема и условные обозначения приведены на рис. 20.3.

Типичным примером является шифратор клавиатуры для ввода в цифровое устройство кода числа, например, в десятичной системе. Рассмотрим фрагмент такой схемы (рис. 20.3), где используется 4 клавиши с цифрами 0, 1, 2, 3.

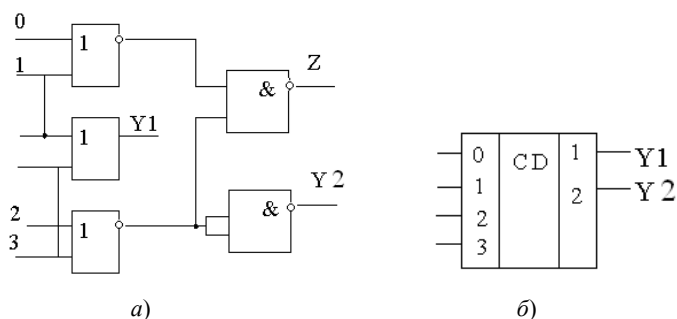


Рис. 20.3. Структурная схема (а) и условное обозначение (б) шифратора

При не нажатых клавишах на всех вводах шифратора обеспечивается логический ноль, а нажатая клавиша подает на соответ-

ствующий вход шифратора логическую единицу. Совокупность сигналов на входах образует код в двоичной системе (y_2, y_1), соответствующий нажатой клавише. Шифратор вырабатывает также освесомительный сигнал Z при нажатии любой из клавиш. Если нажата клавиша, соответствующая символу 1, то, как видно из схемы $y_1 = 1, y_2 = 0, z = 1$.

Применение дешифраторов в МП

Дешифратор в МП осуществляет дешифровку информации, содержащейся в программах для ЭВМ. Вычислительное устройство имеет программный регистр, в котором записана информация о задачах, подлежащих решению. Дешифратор, связанный с регистром, выдает на вычислительное устройство машины команду к действию, если записанная двоичным кодом программа указывает, что такая операция должна быть выполнена.

Подготовка к работе

1. Познакомиться с описанием лабораторной работы.
2. Подготовить бланк для выполнения отчета.
3. Изучить теоретический материал по теме работы.
4. Ответить на контрольные вопросы.

Методика выполнения работы на компьютере

Исследование дешифратора

1. Вызвать программу «MICROCAP».
2. Открыть файл «ДЕШИФРАТОР.CIR», на экране появится готовая к анализу схема дешифратора на 2 входа и 4 выхода. Сравнить схему с рис. 20.1. Входы X_1 и X_2 можно соединить с источниками постоянного напряжения, имеющими нулевой потенциал и потенциал логической единицы. Таким образом, имеется возможность комбинации двоичных сигналов.
3. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).
4. После того, как получены временные диаграммы (включен двухоконный режим работы), необходимо включить кнопки «Run» и «Node Voltages» (рис. 20.4).



Рис. 20.4. Расположение кнопок

Меняя сигналы на входах $X1$ и $X2$, щелчком мыши перенося линию соединения, наблюдать изменения на временных диаграммах и загорание имитационной лампочки на соответствующем выходе (Out).

5. Перерисовать временные диаграммы для каждой комбинации входных двоичных сигналов:

- входные сигналы $X1(IN1)$ и $X2(IN2)$;
- выходные сигналы Out1, Out2, Out3, Out4.

6. Выйти из режима анализа схемы (см. приложение п. 4).

Исследование шифратора

1. Открыть файл «ШИФРАТОР.CIR», который предназначен для преобразования шестнадцатеричного кода в двоичный позиционный код, на экране появится готовая к анализу схема шифратора на 16 входов, 4 информационных выхода ($Y1, Y2, Y4, Y8$) и одного осведомительного выхода (Z).

2. Получить временные диаграммы, воспользовавшись кнопками меню «Analysis», «Transient Analysis», «Run» (см. приложение п. 3).

3. Наблюдать загорание имитационных лампочек на выходах в зависимости от комбинации входных сигналов.

- 4. Перерисовать временные диаграммы.
- 5. Заполнить табл. 20.1.

Таблица 20.1

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
$Y1$																
$Y2$																
$Y4$																
$Y8$																
Z																

6. Выйти из режима анализа схемы (см. приложение п. 4).

Содержание отчета

1. Название и цель работы.
2. Структурные схемы дешифратора и шифратора.
3. Временные диаграммы и таблицы с результатами исследований.
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Что такое дешифратор и для чего он применяется?
2. Что такое шифратор и для чего он применяется?
3. Какая цифра будет высвечена на индикаторе, если высокие уровни напряжения поданы на входы К155ИД1:
 - а) 1 и 2; б) 1 и 4; в) 1 и 8; г) 2 и 4.
4. Какие вы знаете разновидности дешифраторов?
5. Назначение сигнала Z на выходе шифратора.
6. Составить схему шифратора для преобразования числа из десятичного кода в двоичный.

ИССЛЕДОВАНИЕ ЦИФРО-АНАЛОГОВЫХ И АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Цель работы

1. Изучить принципы построения ЦАП и АЦП.
2. Исследовать работу ЦАП и АЦП.
3. Изучить применение ЦАП и АЦП.

Лабораторное оборудование

1. Измерительный стенд НТЦ-05 (НТЦ-05.100).
2. ПЭВМ.

Краткие теоретические сведения

В электронной аппаратуре широко используются как непрерывные (аналоговые), так и дискретные (цифровые) сигналы. Для взаимодействия устройств, обрабатывающих аналоговые сигналы, с цифровыми устройствами служат цифро-аналоговые (ЦАП) и аналого-цифровые (АЦП) преобразователи.

Цифро-аналоговый преобразователь (ЦАП) – функциональный узел, однозначно преобразующий кодовые комбинации цифрового сигнала в значение аналогового сигнала.

Принцип действия ЦАП заключается в преобразовании цифрового кода в сопротивление (проводимость) или напряжение. Под действием цифрового сигнала X_i (а это может быть «0» или «1») размыкается или замыкается ключ (рис. 21.1), т. е. подключается или отключается резистор (происходит деление опорного напряжения $U_{оп}$). Для преобразования многоразрядного кода в сопротивление или напряжение создаются многополюсные резисторные матрицы. При этом каждый разряд преобразуемого кода управляет определенным ключом, который в зависимости от логического значения разряда либо замыкается, подключая опорный источник питания к соответствующему полюсу резисторной цепи, либо остается разомкнутым.

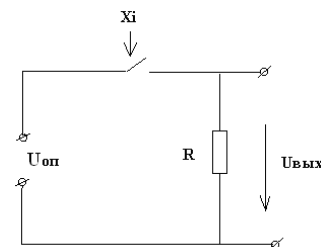


Рис. 21.1. Принцип действия ЦАП

Выходной сигнал получается в результате суммирования токов или напряжений на резисторе. Схема многополюсного ЦАП, в которой матрица резисторов подключена к входу операционного усилителя ключами, показана на рис. 21.2. В таком ЦАП резисторы (так называемые «взвешенные резисторы»), сопротивление которых, в зависимости от места подключения в схему, имеет свой коэффициент (называемый «весовой»), соответствуют значению разряда преобразуемого цифрового сигнала.

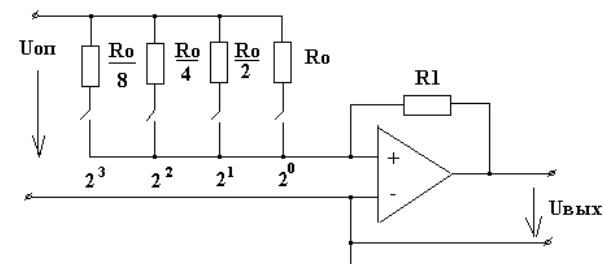


Рис. 21.2. Схема многополюсного ЦАП с матрицей из двоично-взвешенных резисторов (на основе резисторов $2^n R$)

Коэффициенты передачи $k = U_{вых} / U_{оп}$ по входам $2^0, 2^1, 2^2, 2^3$ равны соответственно:

$$k_0 = (R_1/R_0)z_0;$$

$$k_1 = (2R_1/R_0)z_1;$$

$$k_2 = (4R_1/R_0)z_2;$$

$$k_3 = (8R_1/R_0)z_3,$$

где z – числа, принимающие значения «0» или «1» в зависимости от положения соответствующих ключей.

Выходное напряжение ЦАП определяется суммой:

$$U_{\text{вых}} = -U_{\text{оп}}(k_0 + k_1 + k_2 + k_3) = -U_{\text{оп}}(R1/R_0)(z_0 + 2z_1 + 4z_2 + 8z_3).$$

Недостатком такого ЦАП является большой диапазон изменения сопротивления взвешенных резисторов.

Поэтому в современных ЦАП применяются резисторные матрицы, в которых используются одинаковые или отличающиеся в 2–4 раза резисторы. Наиболее часто применяются матрицы R - $2R$ (рис. 21.3), составленные из резисторов всего двух номиналов R и $2R$, что делает изготовление матрицы очень технологичным и позволяет выполнять ее в интегральном исполнении, вместе со всеми необходимыми активными элементами (электронными ключами и схемами их управления, суммирующими операционными усилителями и т. д.).

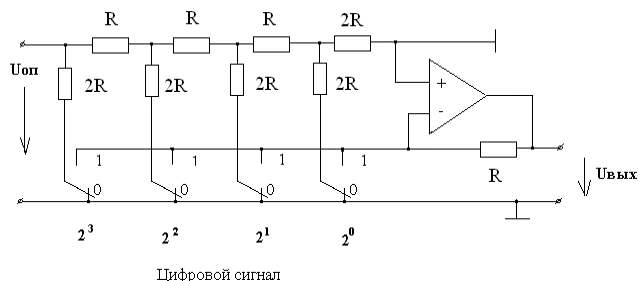


Рис. 21.3. Схема ЦАП на основе резисторной матрицы R - $2R$

Особенностью матрицы R - $2R$ является постоянство сопротивления в узлах: если цепочка резисторов R - $2R$ замкнута на резистор с сопротивлением $2R$ со стороны младшего разряда, то в любом ее узле (объединяющем два резистора R и один резистор $2R$) сопротивление слева и справа будет равно $2R$ (если ключи справа и слева замкнуты на «землю»). Суммарный ток будет строго пропорционален коду входного цифрового сигнала.

Матрицы резисторов изготавливаются в виде интегральных микросхем 572 и 594 серий, а также быстродействующей серии 1118. Основная схема включения ЦАП К572ПА1 приведена на рис. 21.4.

Преобразователь К572ПА1 содержит резистивную матрицу типа R - $2R$ ($R = 10$ к), которая через токовые ключи соединяется с инвертирующим входом внешнего ОУ. Внутри ЦАП имеется резистор $R_{\text{ос}} = 10$ к, включенный в цепь ООС ОУ.

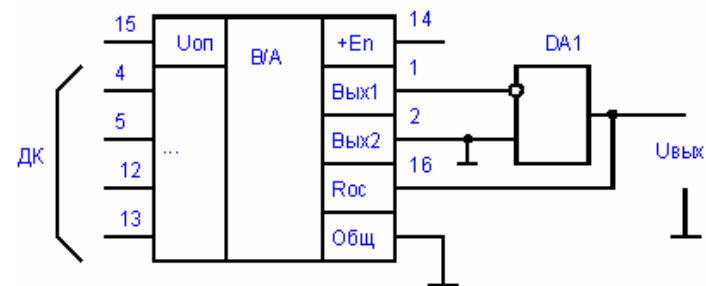


Рис. 21.4. Схема включения ЦАП К572ПА1

Аналого-цифровые преобразователи (АЦП) – решают задачу поиска однозначного эквивалента аналоговому сигналу цифрового кода, т. е. АЦП вырабатывает двоичные кодовые сигналы, представляющие периодические выборки аналогового сигнала.

По принципу построения АЦП подразделяются на последовательные, параллельные и параллельно-последовательные.

В АЦП происходят два процесса:

1) деление (когда весь диапазон изменения входного сигнала разбивается делением на интервалы, которым присваиваются двоичные коды);

2) кодирование (осуществляется путем сравнения входного сигнала с значениями выделенных интервалов, в результате чего входной сигнал заменяется цифровым машинным кодом).

В результате процесса аналого-цифрового преобразования аналоговая функция $U(t)$ заменяется дискретной функцией $U_n^*(t)$ (рис. 21.5), где h – шаг квантования.

Функциональная схема АЦП последовательного типа представлена на рис. 21.6, где ЦАП – цифро-аналоговый преобразователь, ДС – двоичный счетчик, ГТИ – генератор тактовых импульсов, устройство сравнения напряжений, построенное на ОУ и называемое компаратором.

Тактовые импульсы поступают на вход двоичного многоразрядного счетчика, с выхода которого информация поступает на вход ЦАП. Выходное напряжение ЦАП сравнивается в компараторе с входным аналоговым уровнем напряжения, и в тот момент, когда эти напряжения оказываются равными друг другу, снимается цифровой (двоичный) код, зафиксированный в счетчике.

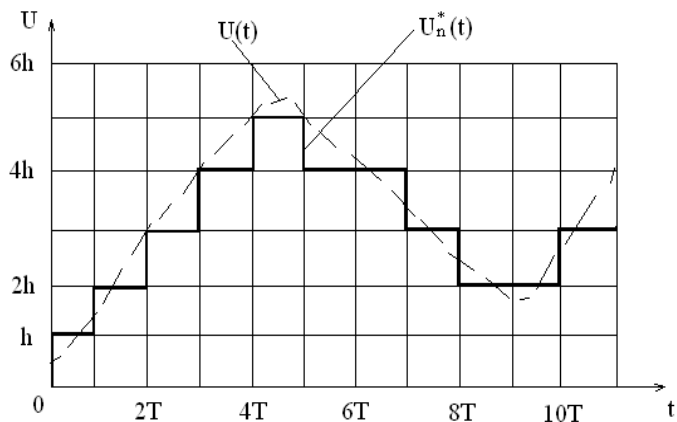


Рис. 21.5. Принцип работы АЦП

Параллельные АЦП – самые быстродействующие, так как результат преобразования появляется сразу же после срабатывания компараторов и логических элементов, на которых выполнено кодирующее устройство. В лучших образцах параллельных 8–12-разрядных АЦП, используемых, например, в радиолокации, цифровом телевидении, видеотехнике, это время составляет сотые доли микросекунды, что позволяет производить до 10^8 преобразований в секунду и таким образом обрабатывать сигналы с частотами до нескольких десятков мегагерц.

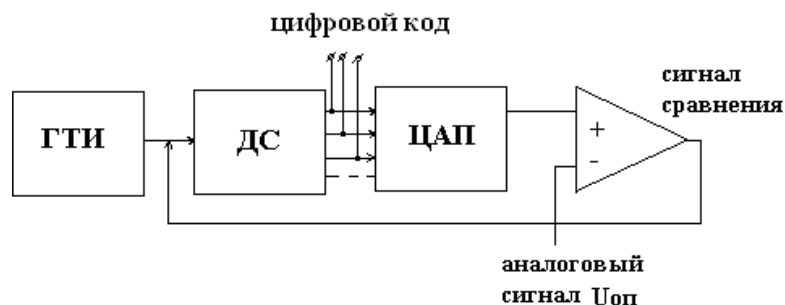


Рис. 21.6. Функциональная схема АЦП последовательного типа

Функциональная схема простейшего двухразрядного параллельного АЦП приведена на рис. 21.7.

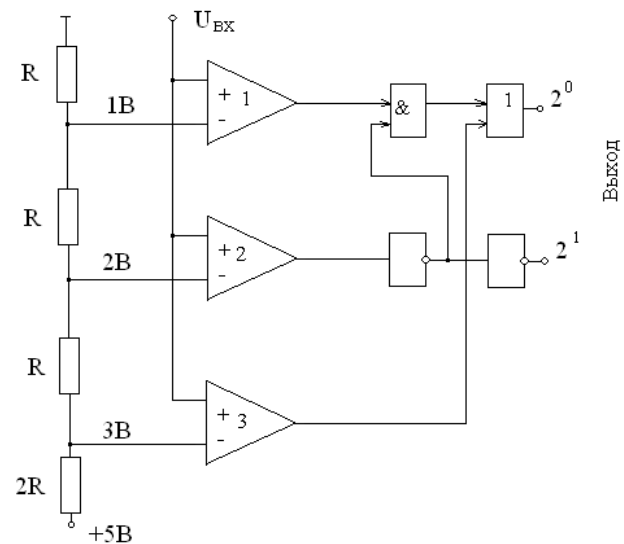


Рис. 21.7. Функциональная схема АЦП параллельного типа

На сигнальные неинвертирующие входы компараторов 1, 2, 3 (в качестве которых могут использоваться широкополосные операционные усилители) подается напряжение сигнала $0 < U_{вх} < 4 В$, на инвертирующие входы – эталонные напряжения 1 В, 2 В, 3 В.

При отсутствии входного сигнала на выходе компараторов действуют отрицательные напряжения, условно принимаемые за уровень логического нуля. Если уровень входного сигнала превышает 1 В, но не достигает 2 В, то первый компаратор срабатывает и на его выходе появляется положительное напряжение, отображающее логическую единицу. При этом на выходе элемента «И» также появляется 1, так как на двух его входах действуют напряжения логической единицы: одно подается с выхода первого компаратора, другое – с выхода инвертора, подключенного к выходу второго компаратора. Вследствие этого на выходе элемента «ИЛИ» появится напряжение логической единицы, отображающее младший значащий разряд (2^0) в выходном коде. На выходе 2^1 второго инвертора (старший значащий разряд 2^1) будет действовать 0, поскольку на его входе действует 1.

Если уровень входного сигнала превысит 2 В ($2 В < U_{вх} < 3 В$), то сработает второй компаратор и на его выходе появится напряжение логической единицы, которое после двойного инвертирования будет

действовать на выходе 2^1 . При этом на выходе 2^0 будет логический нуль, поскольку элемент «И» на выходе первого компаратора закроется, так как на одном из его входов будет 1, а на другом – 0.

Когда напряжение входного сигнала превысит 3 В, сработает третий компаратор и на его выходе появится напряжение логической единицы, которое, пройдя через элемент «ИЛИ», даст напряжение логической единицы на выходе 2^0 . Таким образом, если $U_{вх} = 0$, то на выходе действует 00; если $U_{вх} = 1$ В, то на выходе – код 01; при $U_{вх} = 2$ В имеем код 10, а при $U_{вх} = 3$ В на выходе – код 11.

В настоящее время выпускаются несколько типов АЦП в интегральном исполнении. Среди широко используются АЦП 572-й КМОП серии – КР572ПВ2, основная схема включения которого приведена на рис. 21.8.

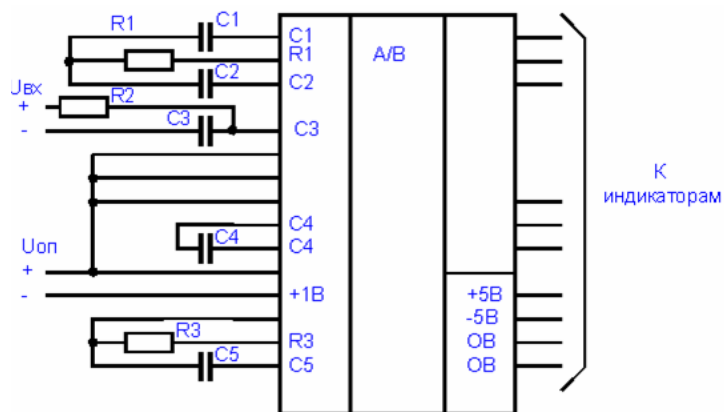


Рис. 21.8. Схема включения АЦП КР572ПВ2

При подключении трех внешних резисторов и пяти конденсаторов КР572ПВ2 выполняет функцию АЦП, работающего по принципу двойного интегрирования с автоматической коррекцией нуля и автоматическим определением полярности входного сигнала.

Подготовка к работе

1. Изучить принцип построения и работы ЦАП и АЦП на дискретных элементах и в интегральном исполнении.
2. Изобразить временные диаграммы, поясняющие преобразование двоичного кода в выходной аналоговый сигнал в ЦАП с двоично взвешенными резисторами.

3. По заданным значениям резисторов и заданному преподавателем двоичному коду рассчитать выходное напряжение для ЦАП, изображенному на рис. 21.9.

4. Нарисовать исследуемую схему ЦАП.

5. Изобразить временные диаграммы, поясняющие преобразование входного аналогового сигнала в выходной двоичный код в АЦП.

6. Нарисовать исследуемую схему АЦП.

7. Ознакомиться с порядком сборки и исследования схем ЦАП и АЦП на стенде.

Методика выполнения работы на измерительном стенде НТЦ-05 (НТЦ-05.100)

Исследование ЦАП

1. Собрать схему ЦАП, представленную на рис. 21.9.

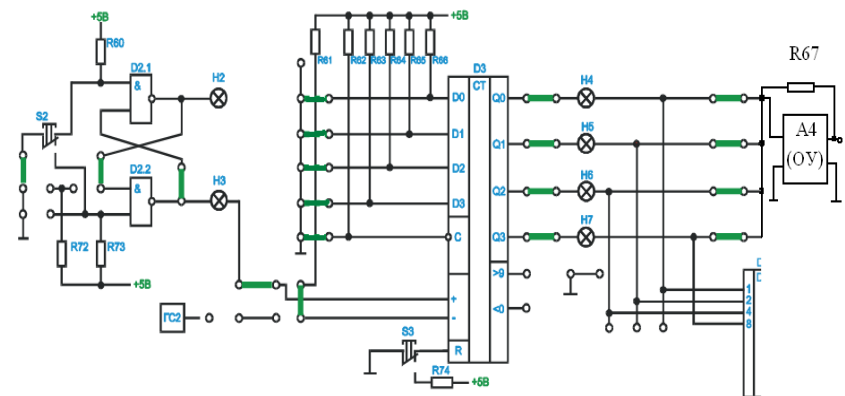


Рис. 21.9. Схема ЦАП

2. Запитать ОУ двухполярным источником питания, а цифровые микросхемы – источником +5В. На входе С счетчика должна быть логическая единица.

3. Обнулить счетчик, подав на вход R уровень логической единицы кратковременным нажатием кнопки S3.

4. Подавая на вход «+» счетчика одиночные импульсы с помощью кнопки S2, снять зависимость выходного напряжения ЦАП от двоичного кода. Измерение $U_{вых}$ ЦАП производится вольтметром

на выходе ОУ (гнезда 1–2). Двоичный код определяется с помощью индикаторов *H4–H7*.

5. Полученные данные занести в табл. 21.1.

6. Снять с помощью осциллографа временные диаграммы и зарисовать их.

7. Задать на входе ЦАП заданный преподавателем код и записать его в счетчик кратковременной подачей на вход *C* логического нуля и замерить выходное напряжение. Сравнить полученное значение с рассчитанным ранее и сделать выводы.

Таблица 21.1

Десятичный эквивалент	Q_3	Q_2	Q_1	Q_0	$U_{\text{вых}}, \text{В}$
0					
1					
2					
3					
4					
5					
6					
7					
8					
9					

8. Сравнить результаты практического исследования схемы ЦАП с теоретическими и сделать выводы.

Исследование АЦП

1. Собрать схему АЦП, представленную на рис. 21.10.

2. Запитать ОУ двухполярным источником питания, а цифровые микросхемы – источником +5В.

3. Исследовать его работу, задавая входное напряжение от источника ИПН2 в диапазоне изменения преобразуемого напряжения (от 0 В до 5 В), при котором не происходит переполнение регистра. Входное напряжение замеряется с помощью вольтметра, а выходной сигнал АЦП снимается с индикатора *H12* в десятичном коде.

4. Изменяя $U_{\text{вх}}$ АЦП в определенном диапазоне составить таблицу преобразования входного напряжения в код:

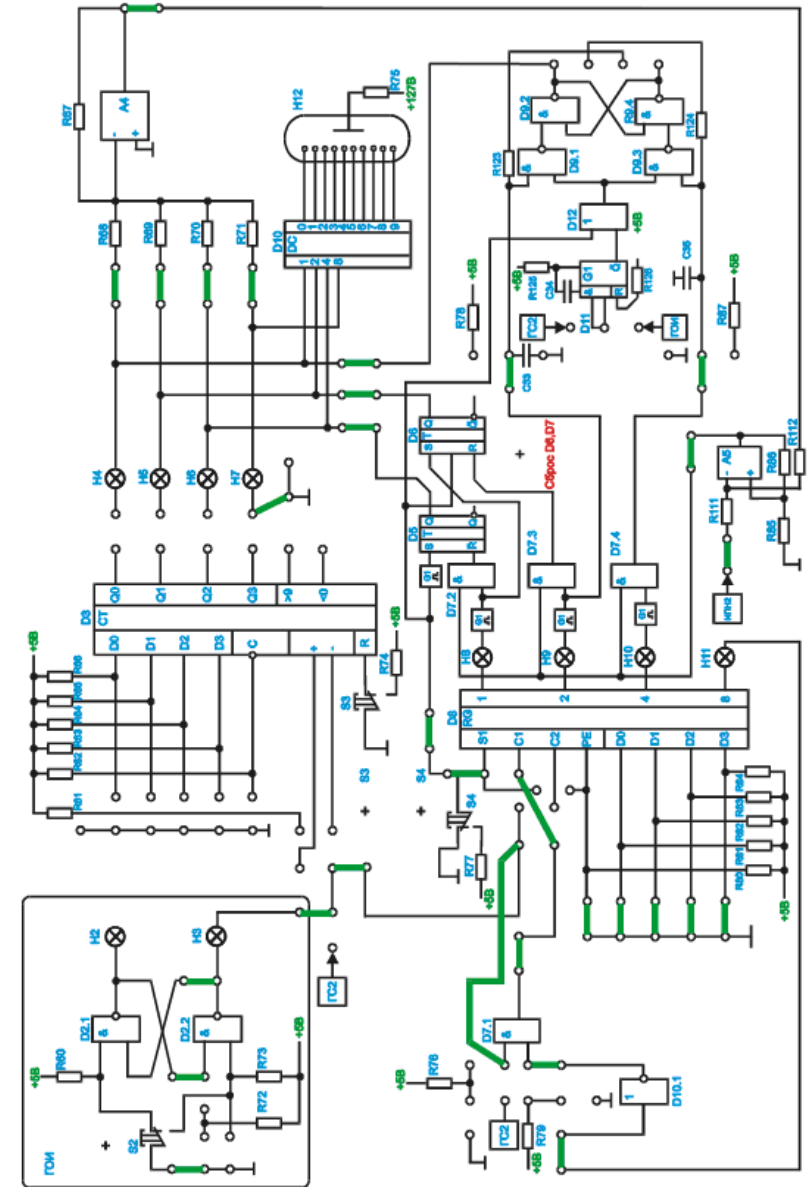


Рис. 21.10. Схема АЦП

– обнулить регистр ($D8$), подать сигнал логического нуля на последовательный вход $S1$ (тумблер $S4$ замкнут на «землю»), при этом подавая синхросигналы от ГОИ;

– выставлять на входе напряжение $U_{вх}$ от источника питания ИПН2 с помощью резистора R в соответствии с заданным в таблице диапазоном напряжения (0–5 В);

– подать сигнал логической единицы на последовательный вход $S1$ (тумблер $S4$ замкнут на «+5В»), при этом подавая синхросигналы от ГОИ до переполнения регистра, зафиксировать цифровой код по индикатору $H12$.

5. Полученные данные занести в табл. 21.2.

Таблица 21.2

$U_{вх}, В$	0	1,97	2,5	3,5	4,7	5
Цифровой код						

6. По результатам исследования определить параметры исследуемого АЦП.

Содержание отчета

1. Название и цель работы.
2. Структурные схемы ЦАП и АЦП.
3. Таблицы с результатами исследований.
4. Выводы и обоснование полученных результатов.

Контрольные вопросы

1. Пояснить принцип работы ЦАП.
2. Каковы особенности работы ЦАП с двоично взвешенными резисторами и суммированием токов.
3. Пояснить работу ЦАП с использованием матрицы типа $R-2R$ и особенности его работы.
4. Пояснить порядок расчета выходного напряжения в ЦАП с двоично взвешенными резисторами.
6. Назовите особенности применения ЦАП в интегральном исполнении.
7. Пояснить принцип работы АЦП.
8. Каковы особенности работы АЦП последовательного счета.
9. Каковы особенности работы АЦП параллельного действия?
10. Проведите сравнительную оценку всех разновидностей АЦП.

Лабораторная работа № 22

ИЗУЧЕНИЕ МИКРОПРОЦЕССОРА

Цель работы

1. Ознакомиться со структурой микропроцессора и МП-системы.
2. Изучить порядок выполнения основных команд микропроцессора.

Лабораторное оборудование

ПЭВМ

Краткие теоретические сведения

Микропроцессор (МП) – это программно-управляемое устройство обработки информации, выполненное конструктивно в виде одной или нескольких больших интегральных схем (БИС).

Микропроцессор не используется как самостоятельное вычислительное устройство. Он рассчитан на совместную работу с запоминающими устройствами и устройствами ввода и вывода информации. Набор совместимых БИС с согласованными связями, предназначенный для построения микропроцессорных систем, называют микропроцессорным комплектом (МПК). Типовой МПК содержит следующие основные типы БИС: микропроцессор (МП), запоминающее устройство (ЗУ), программируемый периферийный интерфейс ввода и вывода (ППИ).

Технические средства обработки цифровой информации, построенные на базе микропроцессорных комплектов БИС, называют микропроцессорными устройствами (МП-устройства).

Собранная в единое целое совокупность взаимодействующих БИС микропроцессорного комплекта, организованная в работающую систему обработки информации, образует микропроцессорную систему (МП-система).

Конструктивно законченная МП-система, реализованная на базе микропроцессорного комплекта БИС и имеющая свой источник питания, пульт управления, устройства ввода и вывода информации, которые позволяют использовать ее в качестве автономного устройства

со своим программным обеспечением, называется микропроцессорной электронной вычислительной машиной, или микроЭВМ.

Современный уровень технологии позволяет все подсистемы МП-системы (микропроцессор, память, схемы сопряжения с периферийными устройствами) разместить на одном кристалле. МикроЭВМ, реализованные таким образом, называются однокристалльными.

Устройство логического управления, выполненное на основе одной или нескольких микропроцессорных устройств, называют микроконтроллером. Он может быть программируемым и непрограммируемым.

Совокупность технических и программных средств, предназначенных для автоматизации сбора, хранения, преобразования и выдачи информации по заданной программе, которая построена на базе МПК БИС и оснащенная специальным программным обеспечением, называется микропроцессорной техникой (МПТ).

В зависимости от сложности и объема решаемых задач можно выделить два основных направления применения микропроцессорных устройств. Во-первых, они используются как универсальные логические компоненты автоматических цифровых устройств измерения, контроля и управления. Во-вторых, микропроцессорные устройства применяются для создания микроЭВМ, в том числе управляющих. Для реализации этих машин используются МП с длиной слова 8, 16, 32, 64 разрядов.

В системах автоматического управления микропроцессорные устройства и микроЭВМ, как правило, встраиваются непосредственно в контур объектов и являются их частью. Поэтому они оснащаются памятью, устройствами ввода – вывода и программным обеспечением, необходимым только для выполнения функций управления. С появлением микропроцессоров и микроЭВМ создавалась новая техническая база для автоматизации производства. Применение микропроцессорной техники привело к расширению возможностей, изменению состава и способов разработки, резкому уменьшению габаритов и стоимости систем автоматизации управления различными технологическими процессами, в том числе и в сельском хозяйстве.

Архитектура и структура МП системы

Под архитектурой МП-систем понимается абстрактное представление о системе, определяющее ее возможности по аппаратурной и программной реализации необходимых функций. Архитектура объединяет аппаратурные, микропрограммные и программные средства микропроцессорной техники.

Микропроцессорная система (рис. 22.1) или микроЭВМ включает в себя один или несколько микропроцессоров, БИС постоянной (ПЗУ) и оперативной памяти (ОЗУ), БИС управления вводом и выводом информации, генератор тактовых импульсов и некоторые другие схемы. Связаны эти устройства между собой посредством системы шин. Шина – это совокупность проводников, каждый из которых предназначен для передачи соответствующего бита информации. Различают:

- 1) шину данных (ШД) – двунаправленная шина, по которой данные могут следовать либо в микропроцессор, либо из него. Передача данных в определенный момент возможна только в одном направлении;
- 2) шину адреса (ША) – однонаправленную, по которой информация передается только в одном направлении, – от микропроцессора к устройствам памяти или ввода – вывода;
- 3) шину управления (ШУ), по которой передаются управляющие сигналы на блоки МП-системы.

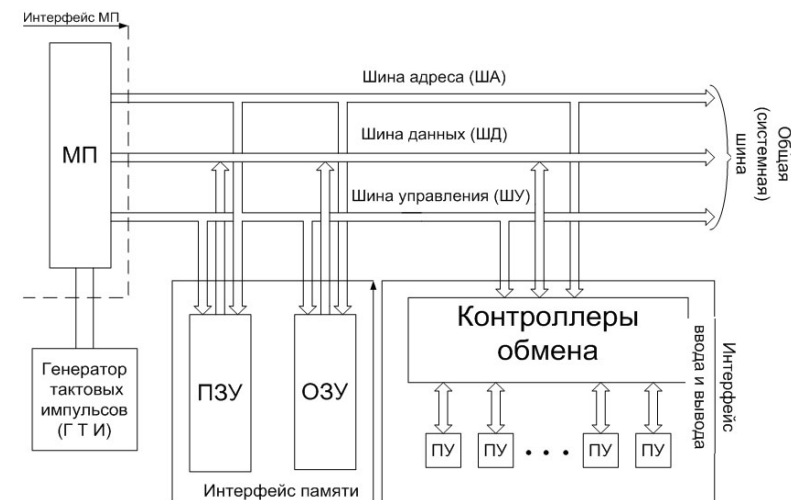


Рис. 22.1. Структурная схема микропроцессорной системы

Обрабатываемая в МП-системе информация вводится или выводится с помощью специальных устройств ввода и вывода информации, называемых периферийными устройствами (ПУ). Информация, необходимая для функционирования МП-системы (программы и данные), хранится в блоке памяти (в ОЗУ и ПЗУ). Контроллеры обмена предназначены для согласования интерфейсов периферийных устройств (ПУ) и микропроцессора.

Архитектура и структура МП

Основным модулем МП является АЛУ (рис. 22.2) – арифметико-логическое устройство, выполняющее операции сложения, вычитания, а также логические операции «И», «ИЛИ» над двумя числами (операндами) с выдачей результата по одному выходу. Ввод данных осуществляется с помощью аккумулятора *A* и регистра временного хранения. В процессе обработки участвуют две величины, которые вводятся в указанные регистры. Результат вычисления возвращается в аккумулятор *A*. Оба входных регистра могут загружаться из источника данных, присоединенных к шине данных. Таким источником могут быть внутренние регистры *B, C, D, E, H* и *L*, устройство ввода-вывода и внешнее ЗУ. Внутренние регистры предназначены для хранения промежуточных результатов вычислений. Обозначения регистров в некоторых микропроцессорах могут быть представлены цифрами, например, *R16* или *R17* и т. д.

Требуемый порядок следования этих операций обеспечивает устройство управления (УУ), или контроллер МП. Устройство управления не только управляет работой МП, но и запускает в определенные моменты времени ряд внешних устройств. К ним относятся внешние ЗУ и порты ввода-вывода информации.

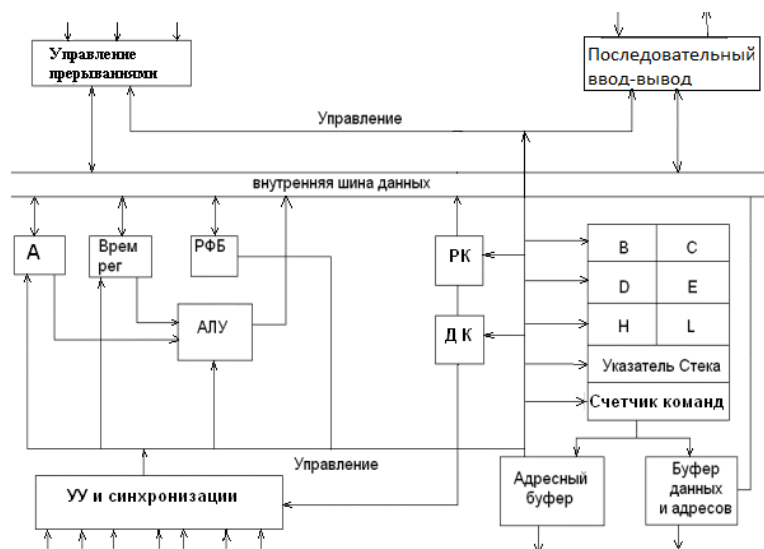


Рис. 22.2. Типовая структура МП

С помощью блока «управление прерываниями» производится прерывание выполнения основной программы и переход к выполнению требуемой подпрограммы.

С помощью блока «последовательный ввод-вывод» можно вывести последовательно из МП параллельный набор битов или ввести в МП последовательный набор битов и преобразовать его в параллельный набор. Такое преобразование требуется, если необходимо передавать данные по одной линии, например, в процессе обмена данными.

Связь МП с внешними схемами осуществляется через буферы (адресный, данных и адресов).

В структурной схеме МП для временного хранения данных имеются регистр указателя стека и счетчик команд. Указатель стека сообщает, по какому адресу стекового ЗУ, т. е. в зарезервированной части ЗУ, записан последний байт.

В счетчике команд производится подсчет адресов команд программы во время выполнения вычислений. В зависимости от номера выполненной команды изменяется содержимое указателя стека.

С регистром команд соединен дешифратор, предназначенный для выбора источников, приемников и операций АЛУ.

Регистр команд и дешифратор команды используются для получения дешифрации кода команды.

Микропроцессорная система оперирует информацией в двоичной форме исчисления. Каждый разряд двоичного числа называется битом.

Информация, которую обрабатывает МП, представляется группой битов, составляющих «слово».

Количество битов в слове зависит от типа микропроцессора. Количеством битов в слове определяется, например, число разрядов приемных регистров, входящих в оперативную память микропроцессора. Кроме того, количество битов в слове, предназначенное для передачи данных, равно числу проводников, составляющих тракт передачи команд и данных МП.

Биты, образующие слово, подразделяются на группы. Группа, состоящая из 8 бит, называется байтом. Деление слова на байты позволяет упростить представление двоичного слова, применив шестнадцатеричную форму записи. Представление двоичного слова шестнадцатеричным кодом позволяет уменьшить вероятность появления ошибок при составлении программы работы МП, и упростить технику ее трансляции.

Соответствие между двоичными, десятичными и шестнадцатеричными числами представлено в табл. 22.1.

Таблица 22.1

Таблица соответствия между числами в различных системах счисления

Двоичное число	Шестнадцатеричное число	Десятичное число	Двоичное число	Шестнадцатеричное число	Десятичное число
0000	0	0	1000	8	8
0001	1	1	1001	9	9
0010	2	2	1010	A	10
0011	3	3	1011	B	11
0100	4	4	1100	C	12
0101	5	5	1101	D	13
0110	6	6	1110	E	14
0111	7	7	1111	F	15

Например, двоичное число 11000101 соответствует шестнадцатеричному числу C5 и десятичному числу 197 ($197/16 = 12 + 5 = C5$). Но даже в таком виде команды запомнить очень трудно, поэтому их записывают сокращенными английскими словами. Такая запись составляет язык программирования нижнего уровня – Ассемблер. Использование языка Ассемблер позволяет существенно уменьшить зависимость программы от типа микропроцессора.

Группы команд Ассемблер

Ассемблер принимает мнемонические инструкции от набора команд, которые представлены в табл. 22.2.

Таблица 22.2

Арифметические и логические команды

Мнемоника	Операнды	Описание	Операции	Флаги	Циклы
1	2	3	4	5	6
ADD	Rd, Rr	Сложение без переноса	$Rd = Rd + Rr$	Z, C, N, V, H, S	1
ADC	<u>Rd</u> , Rr	Сложение с переносом	$Rd = Rd + Rr + C$	Z, C, N, V, H, S	1
SUB	<u>Rd</u> , <u>Rr</u>	Вычитание без переноса	$Rd = Rd - Rr$	Z, C, N, V, H, S	1
SUBI	Rd, K8	Вычитание непосредственное	$Rd = Rd - K8$	Z, C, N, V, H, S	1
SBC	Rd, Rr	Вычитание с переносом	$Rd = Rd - Rr - C$	Z, C, N, V, H, S	1

Продолжение табл. 22.2

1	2	3	4	5	6
AND	<u>Rd</u> , Rr	Логическое И	$Rd = Rd \cdot Rr$	Z, N, V, S	1
ANDI	Rd, K8	Логическое И с константой	$Rd = Rd \cdot K8$	Z, N, V, S	1
OR	Rd, Rr	Логическое ИЛИ	$Rd = Rd \vee Rr$	Z, N, V, S	1
ORI	Rd, K8	Логическое ИЛИ с константой	$Rd = Rd \vee K8$	Z, N, V, S	1
EOR	<u>Rd</u> , Rr	Исключающее ИЛИ	$Rd = Rd \oplus Rr$	Z, N, V, S	1
INC	<u>Rd</u>	Увеличение регистра на 1	$Rd = Rd + 1$	Z, N, V, S	1
DEC	<u>Rd</u>	Уменьшение регистра на 1	$Rd = Rd - 1$	Z, N, V, S	1
CLR	<u>Rd</u>	Очистка регистра	$Rd = 0$	Z, C, N, V, S	1
Команды перехода					
JMP	k	Переход	$PC = k$	None	3
CP	Rd, Rr	Сравнить	$Rd - Rr$	Z, C, N, V, H, S	1
CPC	Rd, Rr	Сравнить с учетом переноса	$Rd - Rr - C$	Z, C, N, V, H, S	1
CPI	Rd, K8	Сравнить с учетом константы	$Rd - K$	Z, C, N, V, H, S	1
Команды передачи данных					
MOV	Rd, Rr	Скопировать регистр	$Rd = Rr$	None	1
LDI	Rd, K8	Загрузить константу	$Rd = K$	None	1
LDS	Rd, k	Загрузить значение переменной	$Rd = (k)$	None	2*
STS	k, Rr		$(k) = Rr$	None	2*
Бит – команды					
LSL	Rd	Логический сдвиг влево	$Rd(n+1) = Rd(n)$, $Rd(0) = 0$, $C = Rd(7)$	Z, C, N, V, H, S	1

1	2	3	4	5	6
LSR	Rd	Логический сдвиг вправо	$Rd(n) = Rd(n + 1)$, $Rd(7) = 0$, $C = Rd(0)$	Z,C,N,V, S	1
ROL	Rd	Сдвиг влево с переносом	$Rd(0) = C$, $Rd(n + 1) = Rd(n)$, $C = Rd(7)$	Z,C,N,V, H,S	1
ROR	Rd	Сдвиг вправо с переносом	$Rd(7) = C$, $Rd(n) = Rd(n + 1)$, $C = Rd(0)$	Z,C,N,V, S	1
ASR	Rd	Арифметический сдвиг	$Rd(n) = Rd(n + 1)$, $n = 0 \dots 6$		

Операнды имеют следующие формы:

- *Rd*: регистр-приемник – любые регистры от R16 до R23;
- *Rr*: регистр-источник – любые регистры от R16 до R23;
- *b*: константа (0–7), может быть выражением;
- *K8*: константа (0–255);
- *k*: константа, значение ряда, зависит от инструкции, может быть выражением.

Примеры использования команд

1. Загрузка константы в POH (LDI Rd, K)

Операция	Rd = K							
Код операции	1110 KKKK dddd KKKK				1 слово (2 байта)			
Операнды	$16 \leq d \leq 31, 0 \leq k \leq 255$							
Описание	Загружает 8-разрядное число в регистр общего назначения Rd. Данная команда применима только к старшей половине POH (адреса 16...31)							
Регистр SREG	I	T	H	S	V	N	Z	C
	–	–	–	–	–	–	–	–
Маш. циклов	1							
AT90S1200	да							
Пример	<pre>clr r31 ; Очистить ст. байт индексного регистра Z ldi r30,\$F0 ; Загрузить адрес в регистр Z lpm ; Загрузить константу из памяти прогамм ; по адресу \$00F0</pre>							

2. Сложение двух POH (ADD Rd, Rr)

Операция	Rd = Rd + Rr							
Код операции	0000 11rd dddd rrrr				1 слово (2 байта)			
Операнды	$0 \leq d \leq 31, 0 \leq r \leq 31$							
Описание	Складывает содержимое двух регистров Rr и Rd. Результат помещается в регистр Rd							
Регистр SREG	I	T	H	S	V	N	Z	C
	–	–	↔	↔	↔	↔	↔	↔
Маш. циклов	1							
AT90S1200	да							
Пример	<pre>add r1,r2 ; Прибавить r2 к r1 (r1=r1+r2) add r28,r28 ; Сложить r28 с самим собой (r28=r28+r28)</pre>							

3. Сложение двух POH с переносом (ADC Rd, Rr)

Операция	Rd = Rd + Rr + C							
Код операции	0001 11rd dddd rrrr				1 слово (2 байта)			
Операнды	$0 \leq d \leq 31, 0 \leq r \leq 31$							
Описание	Складывает содержимое двух регистров Rr и Rd и прибавляет содержимое флага переноса C. Результат помещается в регистр Rd							
Регистр SREG	I	T	H	S	V	N	Z	C
	–	–	↔	↔	↔	↔	↔	↔
Маш. циклов	1							
AT90S1200	да							
Пример	<pre>Сложение двух регистровых пар R1:R0 и R3:R2 add r2,r0 ; Сложить младшие байты adc r3,r1 ; Сложить старшие байты с учетом переноса</pre>							

4. Вычитание с заемом (SBC Rd, Rr)

Операция	Rd = Rd – Rr – C							
Код операции	0000 10rd dddd rrrr				1 слово (2 байта)			
Операнды	$0 \leq d \leq 31, 0 \leq r \leq 31$							
Описание	Вычитает из регистра Rd содержимое регистра Rr. Если флаг переноса C установлен, полученная разность уменьшается на 1. Результат помещается в регистр Rd. Если результат вычитания не равен нулю, флаг нуля Z сбрасывается в «0», в противном случае он остается без изменений							
Регистр SREG	I	T	H	S	V	N	Z	C
	–	–	↔	↔	↔	↔	↔	↔
Маш. циклов	1							
AT90S1200	да							
Пример	<pre>Вычитание регистровой пары R1:R0 из R3:R2 sub r2,r0 ; Вычесть младшие байты sbc r3,r1 ; Вычесть старшие байты с учетом переноса</pre>							

5. Пересылка между POH (MOV Rd, Rr)

Операция	Rd = Rr							
Код операции	0010 11rd dddd rrrr				1 слово (2 байта)			
Операнды	$0 \leq d \leq 31, 0 \leq r \leq 31$							
Описание	Копирует содержимое регистра Rr в регистр Rd. Регистр-источник (Rr) не изменяется							
Регистр SREG	I	T	H	S	V	N	Z	C
	—	—	—	—	—	—	—	—
Маш. циклов	1							
AT90S1200	да							
Пример	<pre> mov r16,r0 ; Переслать содержимое r0 в r16 call check ; Вызвать подпрограмму ... check: cpi r16, \$r11 ; Сравнить r16 с \$r11 ... ret ; Вернуться из подпрограммы </pre>							

Подготовка к работе

1. Изучить краткие теоретические сведения по теме работы.
2. Выполнить индивидуальное задание.
3. Ответить на приведенные в конце работы вопросы.

Индивидуальное задание

Перевести число X из десятичной формы в шестнадцатеричную форму и в двоичную форму счисления (число $X = 8 \cdot$ номер по журналу + номер группы).

Методика выполнения работы

1. Открыть программу «aStudio4».
2. Создать новый проект программы (при этом следует указать место сохранения).
3. Ввести имя проекта латинским шрифтом, например, pr1.
4. Выбрать платформу, в данном случае, «ATtiny2313».
5. Ввести предварительно разработанную программу в соответствии с заданием и вариантом.
6. Провести компиляцию программы (кн. Build).
7. Запустить отладку программы (кн. Start Debudding).
8. Используя клавишу F10 (команда Step Over меню Debug), пошагово просмотреть (кн. View – Watch) изменения в регистрах и проанализировать результат (для этого в окне результата набрать имена соответствующих регистров).
9. Ввести ту же программу, предварительно нажав кн. Stop; записать в регистры входные данные в шестнадцатеричном коде и повторить п. 6–8. Просмотреть результат в шестнадцатеричном коде.

10. Повторить п. 3–9 для задания 2.

11. Для задания 3, 4, 5 и 6 повторить п. 3–8, вводя разработанные программы в соответствии с заданиями.

12. Записать в отчет разработанные программы и результаты их выполнения.

Задание 1

1.1. Занести в регистры $r16$, $r17$ входные данные в десятичном коде по вариантам в соответствии с табл. 22.3, сложить содержимое регистров, просмотреть и записать полученный результат. Использовать команды, представленные в табл. 22.2.

1.2. Занести в регистры $r16$, $r17$ входные данные в шестнадцатеричном коде по вариантам в соответствии с табл. 22.3, сложить содержимое регистров, просмотреть и записать полученный результат.

Таблица 22.3

Вариант	$r16$	$r17$	$r16$	$r17$
	В десятичной форме		В шестнадцатеричной форме	
1	5	16	0×5	0×10
2	15	26	0×F	0×1A
3	25	36	0×9	0×24
4	35	46	0×23	0×2E

Задание 2

2.1. Занести в регистры $r16$, $r17$ входные данные в десятичном коде по вариантам в соответствии с табл. 22.3, вычесть из регистра $r17$ содержимое регистра $r16$, просмотреть и записать полученный результат.

2.2. Занести в регистры $r16$, $r17$ входные данные в шестнадцатеричном коде по вариантам в соответствии с табл. 22.3, вычесть из регистра $r17$ содержимое регистра $r16$, просмотреть и записать полученный результат.

Задание 3

3.1. Составить программу для сложения с переносом двух десятичных чисел в соответствии с табл. 22.4, просмотреть и записать полученный результат.

3.2. Составить программу для сложения с переносом двух шестнадцатеричных чисел, соответствующих десятичным, приведенным в табл. 22.4, просмотреть и записать полученный результат. При составлении программы учесть, что перенос осуществляется во второй (старший) байт, т. е. необходимо выделить для этого дополнительный регистр.

Таблица 22.4

Вариант	1-е слагаемое	2-е слагаемое
	В десятичной форме	
1	254	20
2	252	23
3	250	25
4	255	18

Задание 4

Составить программу для вычитания с заемом двух десятичных чисел в соответствии с табл. 22.5, просмотреть и записать полученный результат. Данные вводить в шестнадцатеричной форме, выделяя регистры для младшего и старшего байтов.

Таблица 22.5

Вариант	Уменьшаемое	Вычитаемое
	В десятичной форме	
1	65520	65265
2	65517	65263
3	65515	65261
4	65512	65259

Задание 5

5.1. Составить программу для логического сложения двух десятичных чисел в соответствии с табл. 22.6, просмотреть и записать полученный результат.

5.2. Перевести данные в двоичные коды, провести логическое сложение двоичных чисел, полученный результат перевести в десятичную систему и сравнить с результатом, полученным в п. 5.1.

Таблица 22.6

Вариант	1-е слагаемое	2-е слагаемое
	В десятичной форме	
1	240	232
2	242	234
3	244	236
4	246	238

Задание 6

6.1. Составить программу для логического умножения двух десятичных чисел в соответствии с табл. 22.6, просмотреть и записать полученный результат.

6.2. Перевести данные в двоичные коды, провести логическое умножение двоичных чисел, полученный результат перевести в десятичную систему и сравнить с результатом, полученным в п. 6.1.

Содержание отчета

1. Название и цель работы.
2. Индивидуальное задание.
3. Программы для сложения и вычитания содержимого регистров в 10-м и 16-м кодах в соответствии с вариантом и результаты вычислений (для заданий 1, 2).
4. Программы для сложения с переносом и вычитания с заемом двух десятичных чисел (в программе их шестнадцатеричных эквивалентов) в соответствии с вариантом и результаты вычислений (для заданий 3, 4).
5. Программы для логического сложения и логического умножения двух десятичных чисел в соответствии с вариантом и результаты вычислений (для заданий 5, 6). Перевод данных и результатов логического сложения и логического умножения в двоичные коды.

Контрольные вопросы

1. Как перевести заданное десятичное число в двоичное и шестнадцатеричное?
2. Как перевести заданное двоичное число в десятичное, восьмеричное и шестнадцатеричное?
3. Что представляет собой язык Ассемблер, его уровень, области использования?
4. Какие группы команд МП имеются на языке Ассемблер?
5. Каково назначение портов ввода – вывода? Их особенности.
6. Какие основные регистры имеются в составе МП?
7. Каково назначение АЛУ? Как оно функционирует?
8. Для какой цели предназначены программные счетчики в МП?
9. Назвать и кратко описать состав и назначение трех системных шин МП.
10. Структура ОЗУ и ПЗУ.
11. Описать принцип функционирования МП системы.
12. Описать принцип функционирования МП.

ЛИТЕРАТУРА

1. Прянишников, В. А. Электроника: курс лекций / В. А. Прянишников. – Санкт-Петербург, Москва : Крона-Принт, Бином-Пресс, 2006. – 415 с.
2. Лаврентьев, Б. Ф. Схемотехника электронных средств / Б. Ф. Лаврентьев. – Москва : Академия, 2010. – 334 с.
3. Матвеев, И. П. Основы электроники и микропроцессорной техники: учебно-методический комплекс / И. П. Матвеев. – Минск : БГАТУ, кафедра автоматизированных систем управления производством, 2009. – 323 с.
4. Гальперин, М. В. Электронная техника / М. В. Гальперин. – Москва : Форум-ИНФРА-М, 2005. – 352 с.
5. Миловзоров, О. В. Электроника / О. В. Миловзоров, И. Г. Панков. – Москва : Высшая школа, 2005. – 288 с.
6. Бобровников, Л. З. Электроника / Л. З. Бобровников. – Санкт-Петербург : Питер, 2004. – 560 с.
7. Галкин, В. И. Промышленная электроника и микроэлектроника / В. И. Галкин, Е. В. Пелевин – Минск : Беларусь, 2000. – 350 с.
8. Опадчий, Ю. Ф. Аналоговая и цифровая электроника / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – Москва : Горячая линия-телеком, 1999. – 768 с.
9. Арестов, К. А. Основы электроники и микропроцессорной техники / К. А. Арестов. – Москва : Колос, 2001. – 216 с.
10. Лачин, В. И. Электроника / В. И. Лачин, Н. С. Савелов. – Ростов-на-Дону : Феликс, 2000. – 448 с.
11. Угрюмов, Е. П. Цифровая схемотехника / Е. П. Угрюмов. – Санкт-Петербург : БХВ-Санкт-Петербург, 2000. – 528 с.
12. Евстифеев, А. В. Микроконтроллеры AVR семейства Mega. Руководство пользователя / А. В. Евстифеев. – Москва : Издательский дом «Додэка-XXI», 2007. – 592 с.

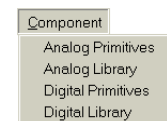
ПРИЛОЖЕНИЕ

MICROCAP является программным продуктом, который позволяет разрабатывать различные виды аналоговых и цифровых электронных схем, используя большую библиотеку активных и пассивных компонентов, а также базовых элементов цифровой техники; исследовать работу созданных схем, анализируя полученные временные диаграммы с возможностью просмотра сигнала в любом узле электронной схемы.

1. Содержание Меню программы MICROCAP:



2. При построении схемы использовать кнопку Меню

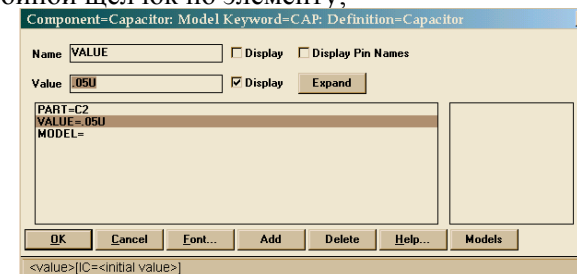


- 2.1. Для выбора резисторов и конденсаторов:



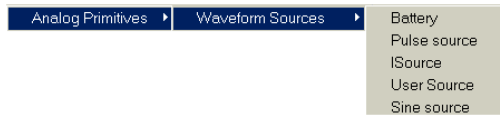
Установить требуемое номинальное значение R или C .

- двойной щелчок по элементу;



- изменение значения в строке Value.

2.2. Для выбора источников напряжения:

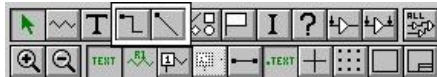


Установить требуемое максимальное значение напряжения источника.

2.3. Для заземления

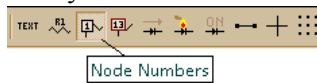


2.4. Для соединения элементов используют выделенные кнопки:

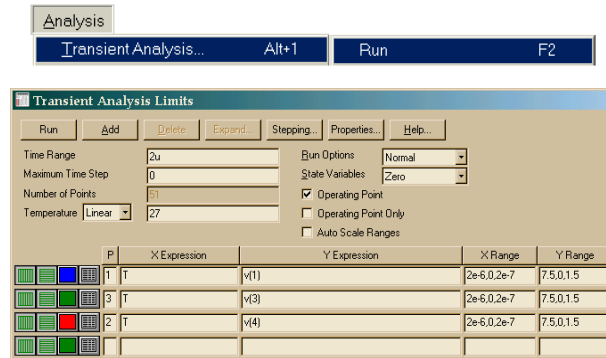


2.5. При ошибочном соединении, ненужную связь необходимо выделить, подведя курсор к линии и, сделав один щелчок, нажать Delete.

2.6. Для обозначения узлов в схеме нажать кн. Node Numbers:



3. Для получения временных диаграмм:



4. Для выхода из режима Analysis использовать кнопку Меню.



ИМПУЛЬСНАЯ И ЦИФРОВАЯ ТЕХНИКА

Лабораторный практикум

Составители:

Матвеевко Ирина Петровна,
Костикова Татьяна Анатольевна

Ответственный за выпуск *О. Ч. Ролич*
Редактор *В. А. Гошко*
Компьютерная верстка *В. А. Гошко*

Подписано в печать 04.03.2012 г. Формат 60×84¹/₁₆.
Бумага офсетная. Ризография.
Усл. печ. л. 5,11. Уч.-изд. л. 4,01. Тираж 150 экз. Заказ 136.

Издатель и полиграфическое исполнение: учреждение образования
«Белорусский государственный аграрный технический университет».
ЛИ № 02330/0552984 от 14.04.2010.
ЛП № 02330/0552743 от 02.02.2010.
Пр. Независимости, 99–2, 220023, Минск.