

## МОДУЛЬ 5. ИМПУЛЬСНАЯ И ЦИФРОВАЯ ТЕХНИКА

В результате изучения модуля студенты должны:

- **знать** виды и параметры импульсных сигналов, основные логические операции;
- **характеризовать** особенности построения и работы цифровых логических схем;
- **оценивать** возможность применения цифровых логических схем в устройствах автоматизации;
- **уметь** работать с учебной литературой;
- **уметь** использовать полученные знания при курсовом и дипломном проектировании;

Изучение модуля должно способствовать формированию у студентов способности работать самостоятельно.

## НАУЧНО-ТЕОРЕТИЧЕСКОЕ СОДЕРЖАНИЕ МОДУЛЯ

### Словарь основных понятий

#### *Новые понятия*

**Мультивибраторы** – электронные устройства, предназначенные для генерирования периодической последовательности импульсов напряжения прямоугольной формы.

**Блокинг-генераторы** – электронные устройства, предназначенные для формирования импульсов тока или напряжения прямоугольной формы преимущественно малой длительности.

**Линейно изменяющееся напряжение** – импульсное напряжение, которое в течение некоторого времени изменяется практически по линейному закону, а затем возвращается к исходному уровню.

**Дизъюнкция** – операция логического сложения.

**Конъюнкция** – операция логического умножения.

**Триггер** – устройство, обладающее двумя устойчивыми состояниями, способное «скачком» переходить из одного состояния в другое под воздействием внешнего управляющего сигнала.

**Регистры** – устройства, предназначенные для приема, хранения, передачи и преобразования информации в виде двоичных чисел или другой кодовой информации.

**Дешифратор** (декодер) – устройство, предназначенное для распознавания различных кодовых комбинаций.

**Мультиплексор** – логическое устройство, которое используется для последовательного опроса логических состояний многих устройств и передачи их на один выход.

### *Понятия для повторения*

**Диодный ключ** – полупроводниковый диод, работающий в режиме ключа. Ключевой режим характеризуется двумя состояниями ключа: «Включено», «Выключено».

**Транзисторный ключ** – полупроводниковый транзистор, работающий в режиме ключа.

**Эмиттерный переход** –  $p-n$ -переход между эмиттером и базой в биполярном транзисторе.

**Коллекторный переход** –  $p-n$ -переход между базой и коллектором в биполярном транзисторе.

**Операционный усилитель (ОУ)** – усилитель постоянного тока (УПТ) с большим коэффициентом усиления, имеющим дифференциальный вход (два входных вывода) и один общий выход.

**Квазиравновесие** – состояние схемы, близкое к устойчивому.

## ОСНОВНОЙ ТЕКСТ

### Лекция 1. Генераторы импульсных сигналов

#### *План лекции:*

1. Представление информации в импульсной форме.
2. Простейшие формирователи импульсных сигналов.
3. Мультивибраторы.
4. Блокинг-генераторы.
5. Генераторы линейно изменяющегося напряжения.

#### **Представление информации в импульсной форме**

Импульсная и цифровая техника использует импульсный режим работы, при котором кратковременное воздействие сигнала чередуется с паузой.

На базе импульсной техники выполняются системы управления и регулирования, устройства измерения, на ней основана цифровая вычислительная техника.

Импульсный сигнал характеризуется рядом параметров, которые можно рассмотреть на примере реального импульса напряжения прямоугольной формы (рисунок 5.1).

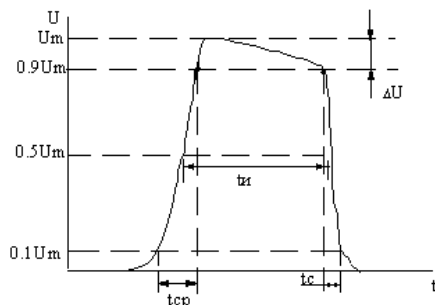


Рисунок 5.1 - Параметры сигнала прямоугольной формы

Параметры импульсного сигнала таковы:

- 1) амплитуда импульса  $U_m$ ;
- 2) длительность импульса  $t_{и}$ , (измеряют на уровне  $0,5 U_m$ , иногда на уровне  $0,1 U_m$  в зависимости от формы сигнала);
- 3) длительность фронта импульса  $t_{ф}$  (определяется временем нарастания импульса от  $0,1 U_m$  до  $0,9 U_m$ );
- 4) длительность среза импульса (определяется временем убывания импульса от  $0,9 U_m$  до  $0,1 U_m$ );
- 5) спад вершины импульса  $\Delta U$ .

Параметрами последовательности импульсов являются (рисунок 5.2):

- 1) период повторения  $T$ ;
- 2) длительность паузы  $t_{п} = T - t_{и}$  (интервал времени между окончанием одного и началом другого импульса);
- 3) длительность импульса  $t_{и}$ ;
- 4) частота повторения  $f = 1/T$ ;
- 5) коэффициент заполнения  $\gamma$ , который характеризуется отношением длительности импульса к периоду их следования  $\gamma = t_{и} / T$ ;
- 6) скважность  $q = T / t_{и} = 1/\gamma$ .

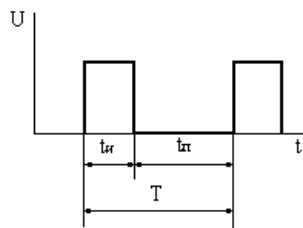


Рисунок 5.2 - Параметры последовательности импульсных сигналов

Сигнал прямоугольной формы имеет два фиксированных уровня напряжения: уровень высокого напряжения (соответствует уровню логической «1») и уровень низкого напряжения (соответствует уровню логического «0»). На таком виде сигналов основана работа цифровых вычислительных устройств.

### Простейшие формирователи импульсных сигналов Диодные и транзисторные ключи.

В состав многих импульсных устройств входят электронные ключи, основу которых составляет активный элемент (полупроводниковый диод, транзистор, тиристор), работающий в режиме ключа. Ключевой режим характеризуется двумя состояниями ключа: «Включено», «Выключено».

В реальных ключах токи и уровни  $U_{вых}$ , зависят от типа и параметров активных элементов. Ключи могут собираться на диодах и на транзисторах.

Ключевая схема на биполярном транзисторе показана на рисунке 5.3.

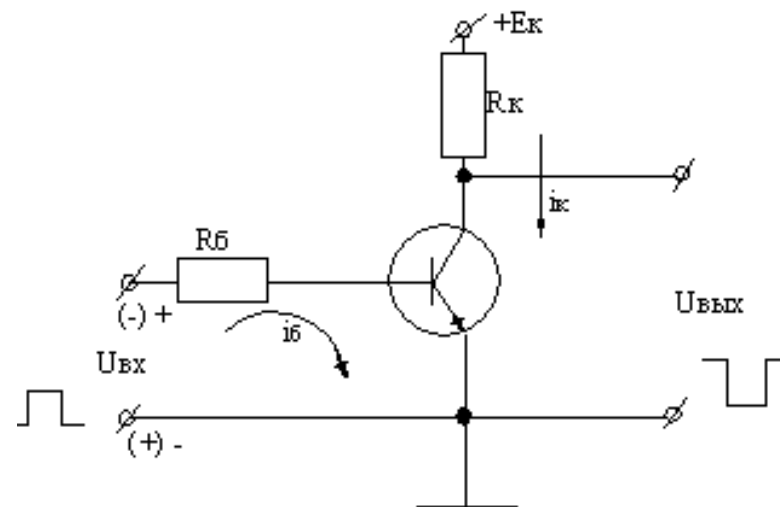


Рисунок 5.3 - Ключевая схема на биполярном транзисторе

Транзистор выполняет функцию ключа в последовательной цепи с резистором  $R_k$  и источником питания  $E_k$ . Входная (управляющая) цепь отделена от выходной (управляемой) цепи. Состояние ключа, т. е. открыт он или закрыт, определяется по выходной характеристике транзистора (рисунок 5.4).

Первое состояние определяет точка  $A1$  на линии нагрузки, которая строится так же, как и для усилительного каскада.

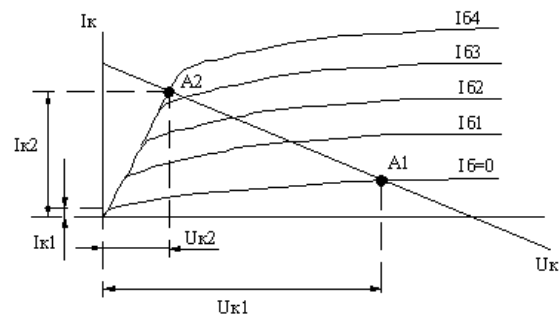


Рисунок 5.4 - Выходная характеристика транзистора

Это состояние называют режимом отсечки, который осуществляется подачей на его вход напряжения отрицательной полярности, т. е. при отрицательных потенциалах базы. При токе  $I_б = 0$ , транзистор закрыт, коллекторный ток  $I_{к1}$  равен начальному коллекторному току, а напряжение  $U_k = U_{к1} \approx E_k$ .

Второе состояние определяет точка  $A2$  и называется режимом насыщения. Он реализуется при положительных потенциалах базы. При этом ток базы определяется сопротивлением резистора  $R_б$  и ток  $I_б = U_{вх} / R_б$ , т.к. сопротивление открытого эмиттерного перехода мало, потому что транзистор открыт. Коллекторный переход так же открыт, ток  $I_{к2} \approx E_k / R_k$ ,  $U_{к2} \approx 0$ . То есть повышению  $U_{вх}$  (потенциала базы) соответствует понижение  $U_{вых}$  (потенциала коллектора) и наоборот. Такой ключ называют инвертирующим. Электронные ключи используют в устройствах формирования импульсов.

К простейшим устройствам формирования импульсов относят:

- 1) ограничители;
- 2) линейные цепи, включаемые на выходе электронных ключей.

Для ограничения сверху применяют диодные ключи или транзисторные ключи, работающие только в режиме отсечки или только в режиме насыщения. На диаграммах (рисунок 5.5) показано, как

происходит ограничение синусоидального напряжения с помощью параллельного диодного ключа с ненулевым уровнем включения ключа.

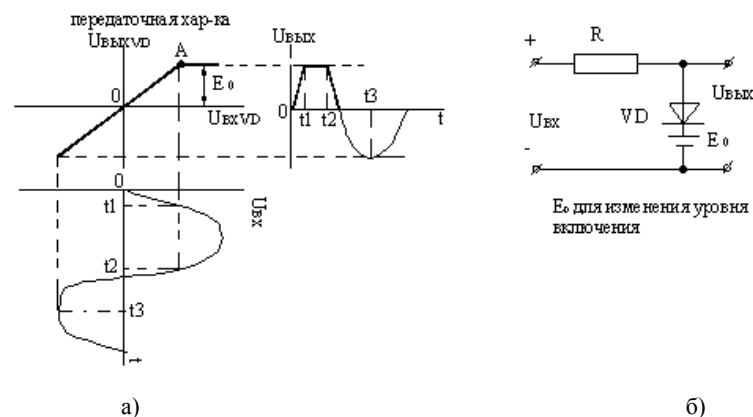


Рисунок 5.5 - Диаграмма работы диодного ключа: а) временные диаграммы и передаточная характеристика диодного ключа; б) схема включения диодного ключа

При положительной полярности напряжения  $U_{вх}$  VD открыт (ключ замкнут), напряжение  $U_{вых} = 0$ , при отрицательной полярности напряжения  $U_{вх}$  VD закрыт (ключ разомкнут),  $U_{вых} = U_{вх}$ . Уровень ограничения равен уровню включения ключа (точка  $A$ ).

Аналогично получают ограничение снизу. Для двухстороннего ограничения используют двойные ключи.

Таким образом, ограничители позволяют сформировать трапецеидальное напряжение или прямоугольное, если амплитуда напряжения  $U_{вх}$  значительно больше уровня ограничения, а также сгладить вершины импульсов, искаженных помехой [3, 4].

#### Линейные цепи.

Линейные цепи служат для формирования коротких импульсов. К ним относятся дифференцирующие цепи и интегрирующие цепи. Дифференцирующие цепи – это линейные четырехполюсники, у которых напряжение  $U_{вых}$  пропорционально производной напряжения  $U_{вх}$  по времени:

$$U_{вых} = \kappa d U_{вх} / dt,$$

где  $\kappa$  – коэффициент пропорциональности.

Дифференцирующая цепь и временные диаграммы ее работы представлены на рисунке 5.6.

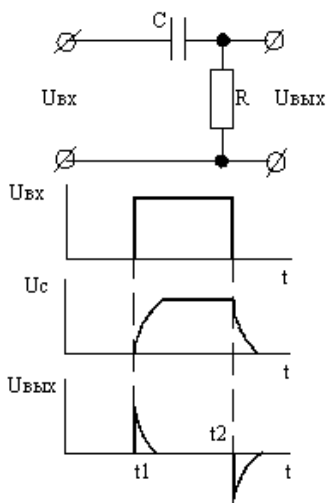


Рисунок 5.6 - Дифференцирующая цепь и временные диаграммы ее работы

На входе действует прямоугольный импульс напряжения (рисунок 5.6). Конденсатор сначала заряжается, потом некоторое время находится в покое, затем разряжается, образуя на выходе короткие импульсы.

К линейным цепям относятся интегрирующие цепи, у которых  $U_{\text{вых}}$  пропорционально интегралу по времени от  $U_{\text{вх}}$ . При этом в схеме (рисунок 5.6)  $C$  и  $R$  меняются местами.

### Мультивибраторы

Мультивибраторы предназначены для генерирования периодической последовательности импульсов напряжения прямоугольной формы. Мультивибраторы обычно выполняют функцию задающего генератора, формирующего запускающие входные импульсы для последующих узлов и блоков.

**Классификация** мультивибраторов производится по следующим признакам:

**1) по виду используемых элементов:**

- а) мультивибраторы на транзисторах;
- б) мультивибраторы на ИМС.

**2) по режиму работы:**

- а) автоколебательные;
- б) ждущие.

### Автоколебательные мультивибраторы.

Подобно генераторам синусоидальных колебаний, автоколебательные мультивибраторы работают в режиме самовозбуждения. Для формирования импульсного сигнала внешнее воздействие не требуется. Процесс получения импульсного напряжения основывается на преобразовании энергии источника постоянного напряжения. Автоколебательные мультивибраторы могут быть построены на транзисторах (рисунок 5.7) или на операционном усилителе (ОУ) (рисунок 5.8).

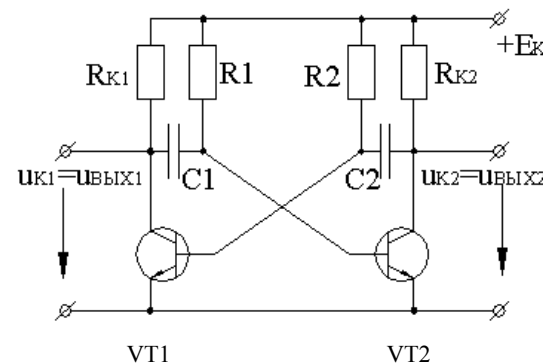


Рисунок 5.7 - Схема автоколебательного мультивибратора на транзисторах

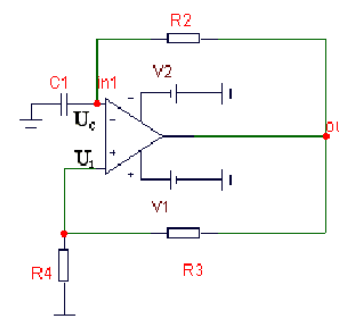


Рисунок 5.8 - Схема автоколебательного мультивибратора на ОУ

### Автоколебательный мультивибратор на транзисторах.

В автоколебательном режиме (рисунок 5.7) транзисторы поочередно переходят из открытого состояния в закрытое и обратно. При

включении источника коллекторного питания  $+E_k$  один из транзисторов окажется открытым, а другой – закрытым. Если открыт, например, транзистор VT1, то конденсатор C1, зарядившийся во время установления процессов в схеме, начинает разряжаться по двум цепочкам: через сопротивления  $R_{к1}$  и R1 и коллектор – эмиттер транзистора VT1 и эмиттер – база транзистора VT2.

Разрядный ток создаёт на резисторе R1 падение напряжения, убывающее по мере уменьшения этого тока по экспоненте. И это напряжение приложено к базе транзистора VT2 и поддерживает его в закрытом состоянии, т. е.  $U_{бэ}$  VT2 увеличивается по экспоненте.

В это же время конденсатор C2 заряжается от источника  $E_k$  через участок эмиттер – база открытого транзистора VT1 и резистор  $R_{к2}$ . По мере заряда конденсатора C2 ток, протекающий по  $R_{к2}$  уменьшается и потенциал коллектора VT2, увеличивается по экспоненте. Через некоторое время, когда конденсатор C2 зарядится, потенциал коллектора станет примерно равен  $E_k$ . Так как  $R1 \gg R_{к2}$ , то процесс разряда конденсатора C1 проходит значительно медленнее, чем процесс заряда конденсатора C2. Когда потенциал базы VT2 приблизится к нулю (при полной разрядке C1) VT2 приоткроется и начнет проводить ток. С этого момента в результате действия положительной обратной связи происходит лавинообразный процесс, в результате которого транзистор VT2 открывается, а транзистор VT1 закрывается, т. к. напряжение на конденсаторе C2 приложено обратно к базе – эмиттер VT1. Далее все процессы повторяются, но уже относительно открытого транзистора VT2. Таким образом, параметры элементов C1, R1, C2, R2 определяют длительность импульса соответственно на выходе 1 и выходе 2:

В симметричном мультивибрате выделяют следующие параметры:

- 1) период колебания  $T \approx 1,4R_1C$ ;
- 2) амплитуда импульсов  $U_m \approx \frac{E_k}{1,2...1,3}$ ;
- 3) длительность импульсов  $\tau_{и} \approx 0,7R_1C$ ;
- 4) длительность переднего фронта  $\tau_{ф} \approx 2R_kC$ .

#### **Автоколебательный мультивибрат на ОУ.**

Мультивибрат на ОУ относится к самовозбуждающимся генераторам (рисунок 5.8). ОУ работает в импульсном режиме (на нелинейном участке амплитудной характеристики). Он сравнивает два сигнала: по неинвертирующему входу  $U_1$  и по инвертирующему

входу  $U_c$  (напряжение конденсатора C1). В результате перезарядки конденсатора выходное напряжение «скачком» изменяется от  $U_{вых\ max}$  до  $U_{вых\ min} = -U_{вых\ max}$ . При  $R3 = R4$  длительность импульса  $t_{и} \approx 1,1 R2C1$ , а период импульса  $T = 2t_{и} \approx 2,2R2C1$ . Изменяя величины сопротивления R2 и конденсатора C1, можно регулировать длительность, частоту и амплитуду импульсов.

#### **Ждущий мультивибрат.**

В ждущем режиме имеется одно состояние устойчивого равновесия и одно состояние квазиравновесия. Переход из первого состояния во второе происходит под воздействием внешнего запускающего импульса, а обратный переход – самопроизвольно по истечении некоторого времени. Ждущие мультивибраты называют еще одновибраторами.

#### **Ждущий мультивибрат на транзисторах.**

Схема ждущего мультивибратора с эмиттерной связью показана на рисунке 5.9.

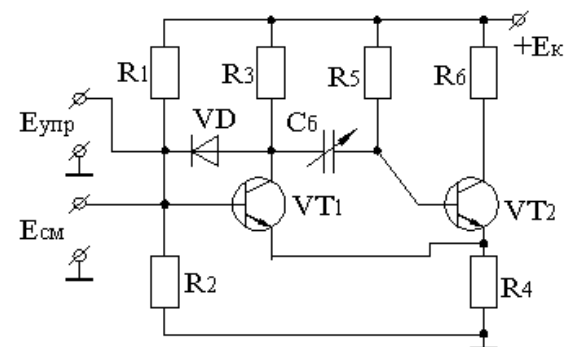


Рисунок 5.9 - Схема ждущего мультивибратора на транзисторах

В устойчивом состоянии схемы при отсутствии запускающих импульсов транзистор VT2 открыт положительным смещением от источника питания  $+E_k$  через резистор R5. Протекающий через резистор ток вызывает падение напряжения на резисторе R4. Потенциал базы транзистора VT1 устанавливается делителем R1, R2. Сопротивления R1, R2, R4 выбирают такими, чтобы  $U_{б1} < U_{с2}$ , поэтому в устойчивом состоянии VT1 закрыт. Емкость Cб оказывается подключенной левой обкладкой через R3 к источнику  $E_k$ , а правой – через открытый переход эмиттер – база к резистору R4.

При поступлении на вход запускающего импульса положительной полярности транзистор VT1 открывается. При этом положительная обкладка конденсатора  $C_6$  присоединяется через открытый VT1 к эмиттеру VT2, а отрицательная обкладка – к его базе. Это приводит к запираанию транзистора VT2 и, следовательно, резкому увеличению потенциала на коллекторе и прерыванию тока через коллектор – эмиттер транзистора VT2.

С моментом открывания транзистора VT1 начинается перезаряд емкости током, протекающим по цепи  $+E_k, R_5, C_6$ , коллектор – эмиттер VT1,  $R_4$ , "земля".

Напряжение  $U_{62}$  при этом постепенно возрастает и достигает порога отпираания транзистора VT2. То есть  $U_{62} > U_{61}$ , VT1 запирается, возвращая схему в исходное состояние (т.е. напряжение  $U_{к2}$  «скачком» снижается, заканчивая формирование прямоугольного импульса на выходе схемы).

Таким образом, ждущий мультивибратор реагирует на поступление короткого запускающего импульса формированием одиночного прямоугольного импульса, длительность которого определяется параметрами времязадающей цепи мультивибратора ( $R_5, C$ ) с постоянной времени  $\tau \approx R_5 C$ .

Ждущие мультивибраторы используют для расширения импульсов; для задержки сигнала на заданное время (запускающий импульс может быть задержан на время, равное длительности импульса ждущего мультивибратора; если к его выходу подключить устройство, реагирующее на период напряжения по окончании выходного импульса, то можно реализовать реле времени); для задания регулируемых интервалов времени (таймеры).

Автоколебательный и ждущий мультивибраторы могут быть построены на ИМС со своими особенностями работы.

### Блокинг-генераторы

Блокинг-генераторы предназначены для формирования импульсов тока или напряжения прямоугольной формы преимущественно малой длительности. Они находят применение в схемах формирования пилообразного тока для формирования развертки электронного луча по экрану осциллографа. На основе блокинг-генератора выполняют формирователи управляющих импульсов в цифровых системах.

По принципу построения блокинг-генераторы представляют собой однокаскадные транзисторные усилители с глубокой положительной обратной связью, которая осуществляется импульс-

ным транзистором. Схема блокинг-генератора, выполненная на транзисторе с ОЭ, показана на рисунке 5.10. Цепь положительной обратной связи (ПОС) осуществлена с помощью вторичной обмотки  $\omega_6$  трансформатора Тр, конденсатора  $C$  и резистора  $R$ , ограничивающего ток базы. Резистор  $R_6$  создает контур разряда конденсатора на этапе закрытого состояния транзистора.

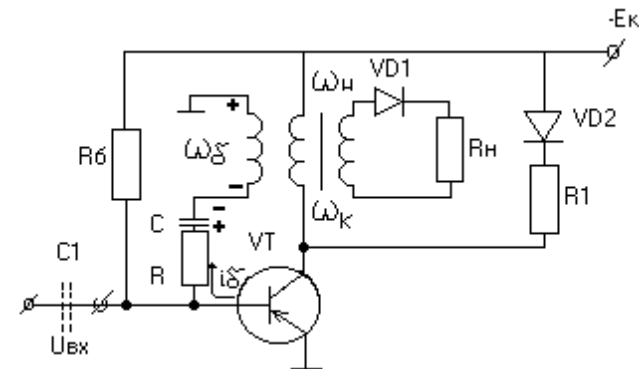


Рисунок 5.10 - Схема блокинг-генератора на транзисторе с ОЭ

Выходной сигнал снимают либо непосредственно с коллектора транзистора, либо с дополнительной нагрузочной обмотки  $\omega_н$  трансформатора Тр, которая связана с коллекторной обмоткой  $\omega_к$  трансформатора. Диод VD1 исключает прохождение в нагрузку импульса напряжения отрицательной полярности, который возникает при запираании транзистора VT. Диод VD2 и сопротивление  $R_1$  выполняют функции защиты транзистора от перенапряжения.

Блокинг-генератор может работать в следующих режимах :

- 1) автоколебаний;
- 2) ждущем;
- 3) синхронизации.

В автоколебательном режиме в начальный момент времени транзистор VT закрыт, напряжение  $U_к = -E_k$ , напряжения на обмотке трансформатора, на базе транзистора  $U_б$  и на нагрузке  $U_н$  равны нулю. Закрытое состояние VT создается напряжением на конденсаторе  $C$ , который перезаряжается по цепи  $\omega_б - C - R - R_6 - (-E_k)$ . Когда напряжение на  $C$  становится равным 0, то транзистор открывается и напряжение на коллекторе  $U_к$  уменьшается, что вызывает появление напряжения на коллекторной обмотке  $\omega_к$ . Напряжение на

$\phi_k$  трансформируется в  $\phi_b$  с такой полярностью, которая приводит в результате ПОС к увеличению базового тока  $i_b$ , что вызывает увеличение коллекторного тока  $i_k$ , снижение напряжения на коллекторе и дальнейшее повышение напряжения на  $\phi_k$  и  $\phi_b$ . Процесс завершается переходом транзистора в режим насыщения и называется прямым блокинг-процессом.

Однако по мере заряда конденсатора, ток базы  $i_b$  уменьшается, вследствие чего уменьшается степень насыщения транзистора. Транзистор начинает закрываться и вместе с этим заканчивается формирование импульса напряжения.

Переход транзистора в закрытое состояние происходит за счет ПОС также лавинообразно и называется обратным блокинг-процессом.

При работе блокинг-генератора в режиме синхронизации в базовую цепь транзистора через конденсатор  $C1$  подают входные импульсы отрицательной полярности. Синхронизирующие импульсы осуществляют отпирание транзистора раньше момента естественного спада напряжения на его базе до нуля, в результате чего частота импульсов блокинг-генератора равна частоте следования импульсов синхронизации

Если блокинг-генератор работает в ждущем режиме, то на базу транзистора подается начальное дополнительное напряжение смещения, в результате чего транзистор остается закрытым до подачи входного импульса.

### Генераторы линейно изменяющегося напряжения

Генераторы линейно изменяющегося напряжения (ГЛИН) служат для создания развертки электронного луча по экрану осциллографа, получение временных задержек импульсных сигналов, модуляции импульсов по длительности и т. д.

Линейно изменяющееся напряжение (ЛИН) – это импульсное напряжение, которое в течение некоторого времени изменяется практически по линейному закону, а затем возвращается к исходному уровню (рисунок 5.11).

Параметры ЛИН:

- 1) максимальное значение амплитуды  $U_m$ ;
- 2) длительность рабочего хода  $t_p$ ;
- 3) время обратного хода  $t_o$ ;
- 4) коэффициент нелинейности  $\epsilon$ .

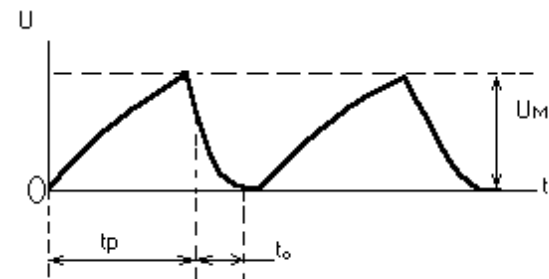


Рисунок 5.11 - Вид линейно изменяющегося напряжения

Формирование линейно изменяющегося напряжения (ЛИН) (или пилообразного) основано на чередовании во времени процессов заряда и разряда конденсатора. Схема ГЛИН показана на рисунке 5.12.

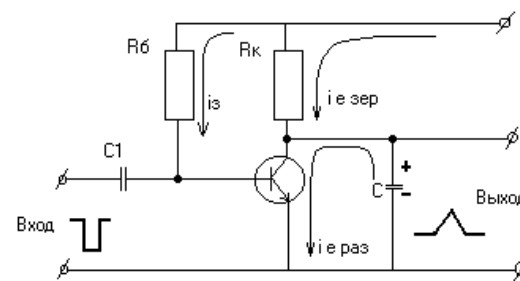


Рисунок 5.12 - Схема ГЛИН

На транзисторе VT собран ключ, управляемый прямоугольными импульсами отрицательной полярности. В исходном состоянии транзистор насыщен (ключ замкнут), что обеспечивается выбором соотношения сопротивлений резисторов  $R_b$  и  $R_k$ .

При воздействии входного импульса длительностью  $t_p$  транзистор закрывается (ключ разомкнут) и конденсатор  $C$  заряжается от источника  $+E_k$  через резистор  $R_k$  (рисунок 5.13). Напряжение на конденсаторе изменяется по экспоненте  $U_c = E_k (1 - e^{-t/(RC)})$ . По окончании входного импульса транзистор переходит в режим насыщения (ключ замкнут) и конденсатор быстро разряжается через промежуток коллектор – эмиттер. Используя начальный участок экс-

поненты, линейность которого достаточно высока, можно получить импульсы с малым коэффициентом нелинейности.

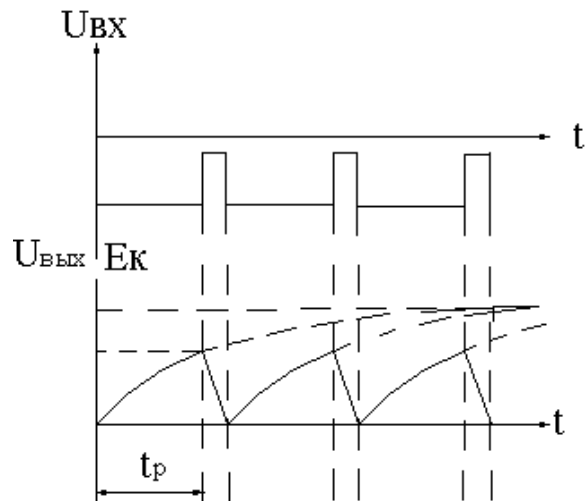


Рисунок 5.13 - Временные диаграммы  $U_{вх}$  и  $U_{вых}$  ГЛИН

### Вопросы для самоконтроля:

1. Назовите виды и параметры импульсных сигналов.
2. С помощью каких элементов можно получить двухстороннее ограничение импульсных сигналов.
3. Объясните принцип работы автоколебательного мультивибратора на транзисторах. Приведите временные диаграммы его работы.
4. Принцип работы автоколебательного мультивибратора на ОУ.
5. Чем отличается ждущий мультивибратор от автоколебательного?
6. Особенности работы блокинг-генератора в различных режимах.
7. С помощью каких элементов в схеме автоколебательного мультивибратора на транзисторах можно установить требуемую длительность импульсов?
8. Объясните принцип работы ГЛИН.

### Лекция 2. Логические схемы

#### План лекции:

1. Простые и составные логические элементы.
2. Схемная реализация логических элементов.
3. Параметры логических элементов.

### Простые и составные логические элементы

Логические элементы (ЛЭ) выполняют простейшие логические операции над цифровой информацией и составляют основу вычислительной техники, цифровых измерительных приборов и устройств автоматики.

Логические преобразования двоичных сигналов включают следующие элементарные операции:

- 1) логическое сложение (дизъюнкцию) или операцию «ИЛИ» ( $\vee$ );
- 2) логическое умножение (конъюнкцию) или операцию «И» ( $\wedge$ );
- 3) логическое отрицание (инверсию) или операцию «НЕ»;
- 4) запрет.

Логические элементы, реализующие эти операции, называются элементами «ИЛИ», элементами «И» и элементами «НЕ». Условные обозначения ЛЭ представлены на рисунке 5.14.

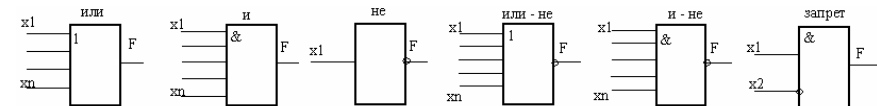


Рисунок 5.14 - Условные обозначения простых и составных ЛЭ

В элементах «ИЛИ» выходной сигнал  $F=1$ , если хотя бы на один из  $n$  входов подан сигнал «1». В элементах «И»  $F=1$ , если одновременно на все  $n$  входов подан сигнал «1».

**Правила выполнения логических операций (таблицы истинности):**

ИЛИ		И		НЕ	ИЛИ-НЕ		И-НЕ	
0	0	0	0	$\bar{0} = 1$	0	0	0	0
0	1	1	0	$\bar{1} = 0$	0	1	0	1
1	0	1	0		1	0	0	1
1	1	1	1		1	1	0	1

В элементах «НЕ» происходит инвертирование входного сигнала.

Элемент «ЗАПРЕТ» имеет два входа: разрешающий  $x_1$  и запрещающий  $x_2$ . Выходной сигнал повторяет сигнал на разрешающем входе  $x_1$ , если  $x_2=0$ . При  $x_2=1$  на выходе возникает сигнал «0» независимо от  $x_1$ .

### Схемная реализация простых логических элементов

В зависимости от компонентов, на которых построены логические элементы «И» и «ИЛИ», различают 4 типа логических элементов:

1. Резисторно-транзисторные (РТЛ).
2. Диодно-транзисторные (ДТЛ).
3. Транзисторно-транзисторные (ТТЛ).
4. Транзисторные (ЭСЛ).

Элемент «ИЛИ» наиболее просто реализуется на диодах (рисунок 5.15).

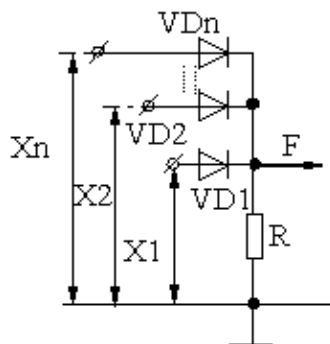


Рисунок 5.15 - Схемная реализация элемента «ИЛИ»

Значение  $F=1$  на выходе создается передачей входного сигнала вследствие отпирания одного из диодов. Остальные диоды находятся в закрытом состоянии.

Элемент «И» также реализуется на диодах (рисунок 5.16).

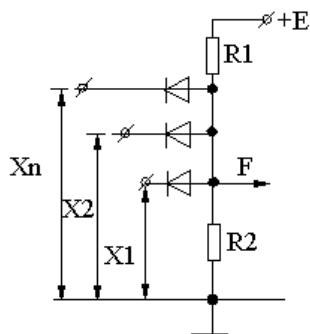


Рисунок 5.16 - Схемная реализация элемента «И»

При всех входных сигналах  $= 1$  на катоде диодов будет положительный потенциал относительно общей точки и они закрыты. На выходе  $F=1$ . При нулевом значении сигнала (хотя бы на одном из входов) напряжение на выходе определяется падением напряжения на открытом диоде и близко к нулю ( $F=0$ ).

Элемент «НЕ» представляет собой ключевую схему на транзисторе, которая уже рассматривалась (рисунок 5.3).

Элемент «ИЛИ – НЕ» объединяет элементы «ИЛИ» и «НЕ» с очередностью проведения операций (рисунок 5.17).

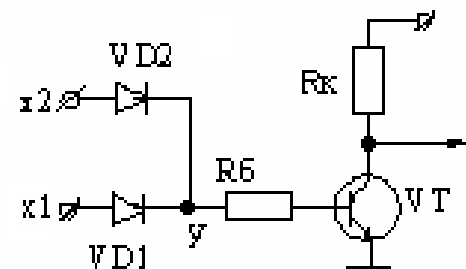


Рисунок 5.17 - Схемная реализация элемента «ИЛИ-НЕ»

Входным сигналам, равным 1, соответствует  $F=0$  на выходе, а при нулевых сигналах на входе – на выходе  $F=1$ .

В элементе «И-НЕ» (рисунок 5.18) единичным сигналам на всех входах соответствует «0» на выходе. При «0» на одном из входов создается логическая «1» на выходе. При «1» на обоих входах диоды  $VD1, VD2$  закрыты. В схеме образуется цепь  $+E_k-R\delta-VD'-VD''$ , которая обеспечивает протекание тока базы транзистора  $I\delta = Ek/R\delta$ .

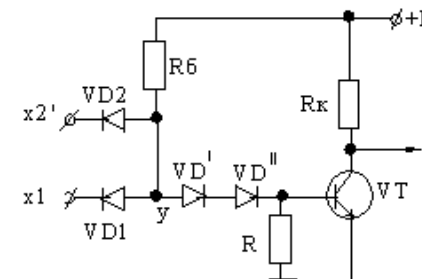


Рисунок 5.18 - Схемная реализация элемента «И-НЕ»

Транзистор открыт и насыщен,  $F = 0$ . При логическом «0» на одном из входов (например  $x_1$ ) открывается VD1. Образуется цепь:  $+E_k - R_{\delta} - VD_1 - x_1$ . При этом цепь  $VD' - VD''$  – эмиттерный переход транзистора оказывается шунтированной цепью с проводящим диодом ( $I_{\delta} = 0$ , транзистор закрыт,  $F = 1$ ).

Назначение диодов  $VD', VD''$ : так как потенциал логического «0» реально больше нуля, то при отсутствии  $VD'$  и  $VD''$  это может привести к отпиранию транзистора. При введении  $VD'$  и  $VD''$  напряжение между точкой  $U$  и эмиттером транзистора будет приложено к диодам, а  $U_{\delta s} = 0$ .

Логические схемы такого сочетания как «ИЛИ–НЕ» и «И–НЕ» входят в класс элементов диодно-транзисторной логики (ДТЛ), элементы «ИЛИ», «И» – в класс диодной логики (ДЛ).

Следует отметить, что существуют комбинированные логические элементы, которые позволяют осуществлять более сложные логические операции.

Например, элемент «2И – ИЛИ – НЕ» (рисунок 5.19) позволяет выполнять функцию  $F = x_1 x_2 + x_3 x_4$ .

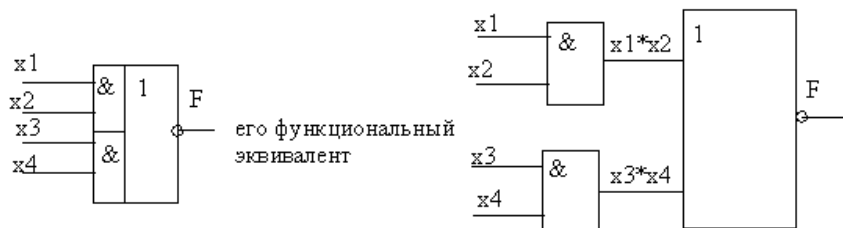


Рисунок 5.19 - Условное обозначение и функциональный эквивалент элемента «2И–ИЛИ–НЕ»

### Параметры логических элементов

1. Функциональные возможности элемента.
2. Быстродействие.
3. Потребляемая мощность
4. Помехоустойчивость.

### Вопросы для самоконтроля:

1. Условные обозначения простых и составных логических элементов и правила выполнения ими логических операций.
2. Схемная реализация логического элемента И.
3. Схемная реализация логического элемента ИЛИ.

4. Схемная реализация логического элемента И–НЕ.
5. Схемная реализация логического элемента ИЛИ–НЕ.

### Лекция 3. Триггеры

#### План лекции:

1. Классификация триггеров.
2. RS-триггер.
3. D-триггер.
4. T-триггер.
5. JK-триггер.

### Классификация триггеров

**Триггером** называют устройство, обладающее двумя устойчивыми состояниями, способное «скачком» переходить из одного состояния в другое под воздействием внешнего управляющего сигнала. Триггер относится к базовым элементам цифровой техники.

Триггеры классифицируются по следующим признакам:

- 1) по функциональному признаку:
  - а) RS-типа;
  - б) D-типа;
  - в) T-типа;
  - г) JK-типа;
- 2) по способу управления:
  - а) асинхронные;
  - б) тактируемые (синхронные).

В асинхронных триггерах переключение из одного состояния в другое осуществляется непосредственно с поступлением сигнала на информационный вход [1, 5, 6].

В синхронных (тактируемых) триггерах помимо информационных входов имеется вход тактовых импульсов. И переключение производится только при наличии разрешающего, тактирующего импульса.

### RS-триггер

**Асинхронный RS-триггер** выполняется на логических элементах «ИЛИ–НЕ» или «И–НЕ».

Схема асинхронного RS-триггера (рисунок 5.20) содержит два элемента ИЛИ–НЕ, имеет два входа: при этом S-вход называется установочным (set – устанавливать) и устанавливает триггер в состояние логической «1»; а R-вход – вход сброса (reset- вновь устанавливать), который переводит триггер в исходное состояние логического «0», и два выхода: Q – прямой,  $\bar{Q}$  – инверсный. В случае,

когда на входах сигналы равны «0» ( $R = 0, S = 0$ ), а на прямом выходе  $Q$  сигнал равен «1», тогда на инверсном выходе  $\bar{Q} = 0$  и на обоих входах элемента  $\mathcal{E}_1$  сигналы будут равные «0», поэтому  $Q = 1$ .

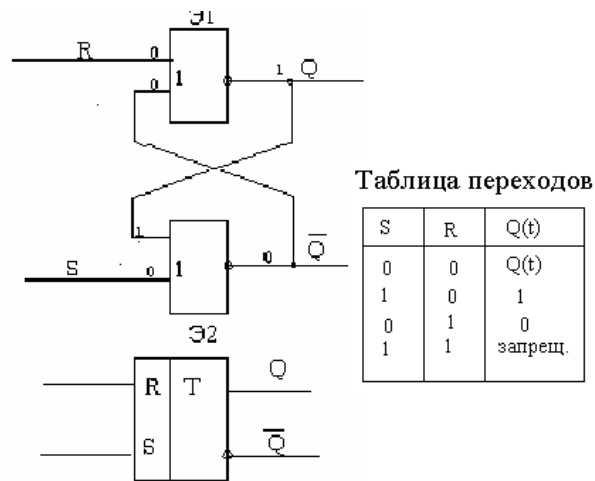


Рисунок 5.20 – Схема асинхронного RS-триггера на элементах «ИЛИ-НЕ»

При  $R = 0, S = 0$  возможно и второе устойчивое состояние, при котором  $Q = 0, \bar{Q} = 1$ . То есть при  $R = 0, S = 0$ , триггер находится в состоянии хранения информации (1-го или 2-го устойчивого состояния).

При  $R = 0, S = 1$ , триггер оказывается в первом устойчивом состоянии ( $Q = 1, \bar{Q} = 0$ ), а при  $R = 1, S = 0$  – во втором устойчивом состоянии ( $Q = 0, \bar{Q} = 1$ ).

Комбинация  $R = 1, S = 1$  запрещена, т. е. при  $S = 1$  триггер устанавливается в состояние «1», а при  $R = 1$  – сбрасывается в состояние «0» (см. таблицу переходов).

Аналогичным образом работает RS-триггер на элементах И-НЕ (рисунок 5.21), с той разницей, что он должен иметь инверсные входы, т. е. устанавливаться в состояние «1» при  $S = 0$  и сбрасываться в состояние «0» при  $R = 0$ . Запрещенная комбинация – при  $R = 0, S = 0$ .

На основе асинхронного RS-триггера строится любой, сколь угодно сложный триггер: к асинхронному RS-триггеру добавляется своя особенная комбинационная схема управления этим триггером.

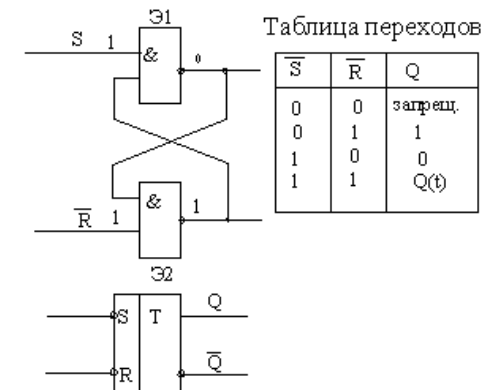


Рисунок 5.21 - Схема асинхронного RS-триггера на элементах И-НЕ и таблица переходов

### Синхронный RS-триггер.

Пусть RS-триггер построен на элементах «И-НЕ» (рисунок 5.22). Синхронный RS-триггер состоит из схемы асинхронного RS-триггера, на входах которого установлены 2 управляющих элемента «И-НЕ» ( $\mathcal{E}_3, \mathcal{E}_4$ ).

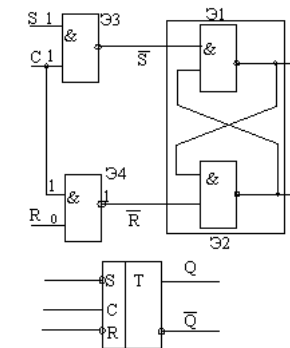


Рисунок 5.22 - Схема синхронного RS-триггера на элементах «И-НЕ»

Переключение подобного триггера происходит только при наличии разрешающего сигнала, подаваемого на вход  $C$  ( $C = 1$ ). Такой триггер имеет статическое управление, т. е. триггер осуществляет прием информации в течение всего интервала времени, пока  $C = 1$ .

При этом в синхронных триггерах различных типов запись информации по входу синхронизации «С» может осуществляться либо по переднему фронту импульса синхронизации (или по положительному перепаду), либо заднему фронту (или по отрицательному перепаду).

Временные диаграммы синхронного RS-триггера показаны на рисунке 5.23.

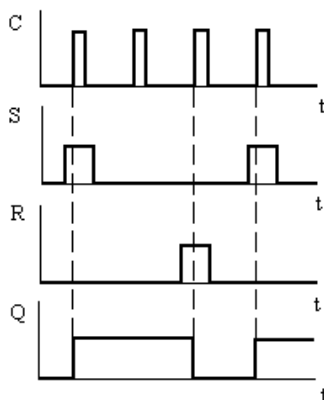


Рисунок 5.23 - Временные диаграммы синхронного RS-триггера

Следует отметить следующие комбинации входных сигналов:

- 1) при  $R = S = C = 0$  – состояние триггера сохраняется;
- 2) при  $S = 1, R = C = 0$  – состояние сохраняется;
- 3) при  $S = 1, R = 0, C = 1$  – на выходе  $Q = 1$ , т. к. на выходе  $\mathcal{E}_3 = \langle 0 \rangle$ , на выходе  $\mathcal{E}_4 = \langle 1 \rangle$ .
- 4) при  $S = 0, R = 1, C = 1$  – на выходе  $Q = 0$ .

Комбинация  $S = R = C = 1$  должна быть исключена, т. к. на выходе элементов  $\mathcal{E}_3, \mathcal{E}_4$  одновременно присутствовал бы «0», что запрещено для асинхронного триггера.

Данные триггеры имеют одну ступень запоминания. В них прием и передача информации происходит одновременно. В результате возможны сбой и нарушение информации на выходах схемы.

Чтобы этого избежать используют двухступенчатые RS-триггеры, которые представляют собой два последовательно соединенных одноступенчатых синхронных RS-триггера со специальной организацией цепи синхронизации (рисунок 5.24).

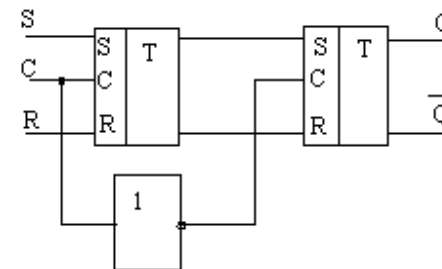


Рисунок 5.24 – Схема синхронного двухступенчатого RS-триггера

При  $C = 1$  осуществляется прием информации в первый RS-триггер, а при  $C = 0$  осуществляется передача информации из первого триггера во второй, при этом блокируются информационные входы первого триггера.

Выходные сигналы всей схемы при этом изменяются в момент перехода синхросигнала из «1» в «0», а не тогда, когда  $C = 1$ , как в одноступенчатом триггере.

### D-триггеры

**D-триггеры** (delay - задержка) используют для приема информации по одному входу. Схема получается из схемы асинхронного RS-триггера (в данном случае на элементах «И-НЕ») (рисунок 5.25).

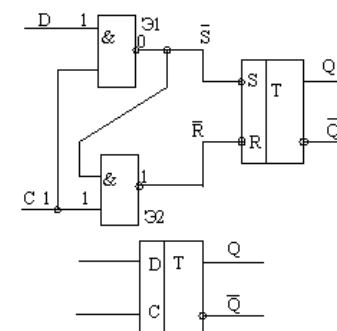


Рисунок 5.25 – Схема синхронного D-триггера

Работает триггер следующим образом. D-триггер переходит в состояние «1», т.е. на выходе  $Q = 1$  (если в момент прихода синхронизирующего сигнала  $C = 1$ , на его информационном входе  $D = 1$ ). В этом состоянии триггер остается и после окончания сиг-

нала на входе  $D$ , которое длится до прихода очередного синхронизирующего сигнала, возвращающего триггер в состояние «0».

Это видно на временных диаграммах (рисунок 5.26).

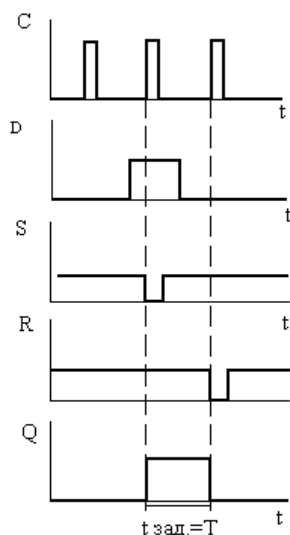


Рисунок 5.26 - Временные диаграммы синхронного  $D$ -триггера

При  $D = 1$ ,  $C = 1$  на выходе  $\bar{S}$  элемента  $\mathcal{E}_1$  сигнал «0» ( $\bar{S} = 0$ ), на выходе  $R$  элемента  $\mathcal{E}_2$  сигнал «1» ( $R = 1$ ). Так как  $RS$ -триггер имеет инверсные входы, то при  $S = 0$ ,  $R = 1$  он переходит в состояние «1» ( $Q = 1$ ) и остается в этом состоянии до тех пор, пока при  $D = 0$  не придет сигнал  $C = 1$ . Тогда  $\bar{S} = 1$ ,  $R = 0$  и триггер возвращается в состояние «0» ( $C = 0$ ). При  $D = 0$ ,  $\bar{S} = 1$  и независимо от  $C$  на выходе  $Q = 0$ . Таким образом,  $D$ -триггер «задерживает» поступившую на его вход информацию на время, равное периоду синхронизирующих сигналов.

### **$T$ -триггер**

**$T$ -триггер** (tumble - опрокидываться) или счетный триггер имеет один информационный вход и переходит в противоположное состояние в результате воздействия на его вход каждого очередного сигнала. Название «счетный» связано с широким применением  $T$ -триггеров в счетчиках импульсов.

$T$ -триггеры бывают одноступенчатые и двухступенчатые; а также синхронные и асинхронные. Одноступенчатый  $T$ -триггер может

быть реализован на базе  $D$ -триггера путем введения обратных связей (рисунок 5.27):

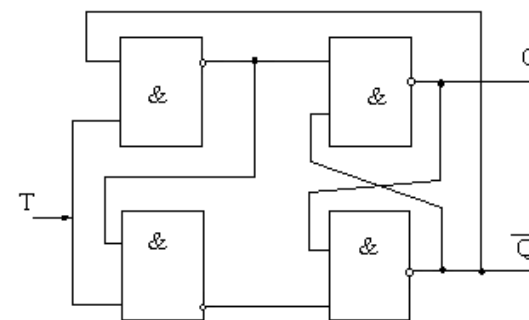


Рисунок 5.27 – Схема одноступенчатого  $T$ -триггера

Состояние такого триггера меняется при каждом изменении сигнала на  $T$ -входе от «0» к «1» (рисунок 5.28).

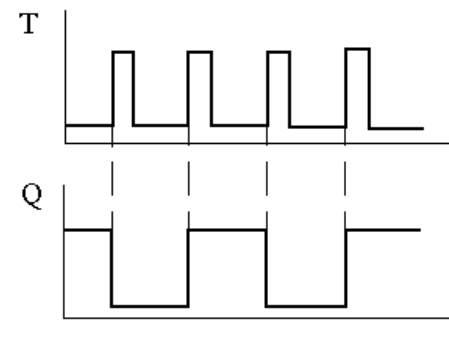


Рисунок 5.28 – Временные диаграммы одноступенчатого  $T$ -триггера

Двухступенчатые триггеры  $T$ -типа выполняются путем введения обратных связей на базе двух последовательно соединенных синхронных или асинхронных  $RS$ -триггеров, один из которых называют основным или ведущим; другой – вспомогательным или ведомым (рисунок 5.29).

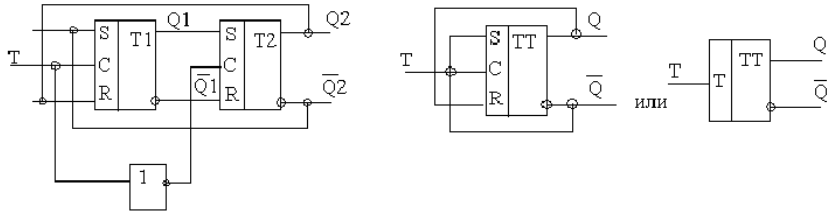


Рисунок 5.29 – Схема и условное графическое изображение асинхронного двухступенчатого *T*-триггера

В таком асинхронном *T*-триггере вход синхронизации *C* преобразуется в счетный вход *T*. Состояние такого *T*-триггера меняется на противоположное при каждом изменении сигнала на *T*-входе от «1» к «0».

Временные диаграммы показаны на рисунке 5.30.

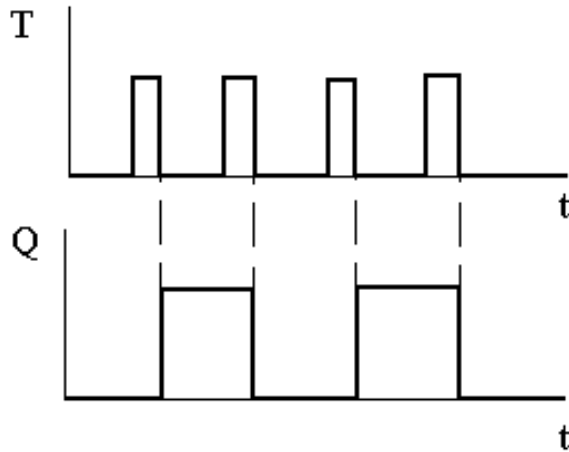


Рисунок 5.30 – Временные диаграммы двухступенчатого *T*-триггера

В данном случае состояние триггера на выходе *Q* меняется по заднему фронту каждого импульса на *T*-входе, т. е. при изменении сигнала от «1» к «0». Объясняется это тем, что в момент начала импульса информация записывается в основной триггер, а после окончания импульса – передается во вспомогательный.

Синхронный *T*-триггер получают введением дополнительного элемента «И», подключенного к *T*-входу (рисунок 5.31).

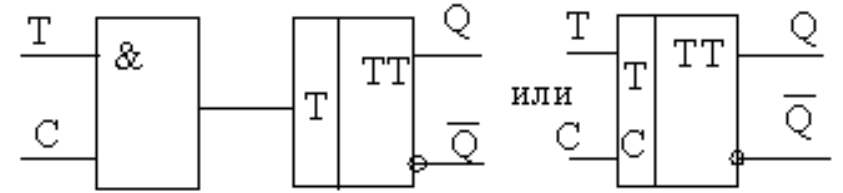


Рисунок 5.31 – Схема синхронного двухступенчатого *T*-триггера

Синхронный *T*-триггер в отличие от асинхронного *T*-триггера реагирует на импульсы, поступающие на вход синхронизации *C* только при подаче на управляющий вход *T* «1». Временные диаграммы показаны на рисунке 5.32.

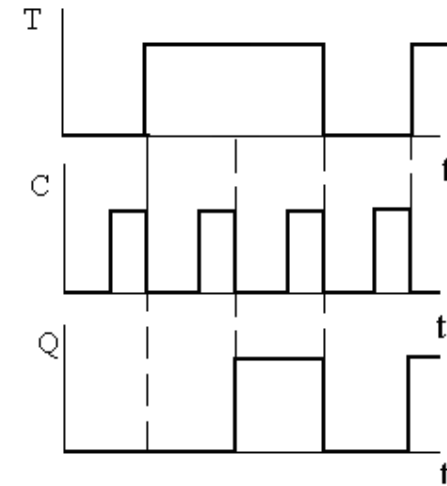


Рисунок 5.32 – Временные диаграммы двухступенчатого *T*-триггера

### ***JK*-триггер**

***JK-триггер*** получают из двухступенчатого *T*-триггера путем использования элементов «И-НЕ» на входных цепях ведущего триггера (рисунок 5.33).

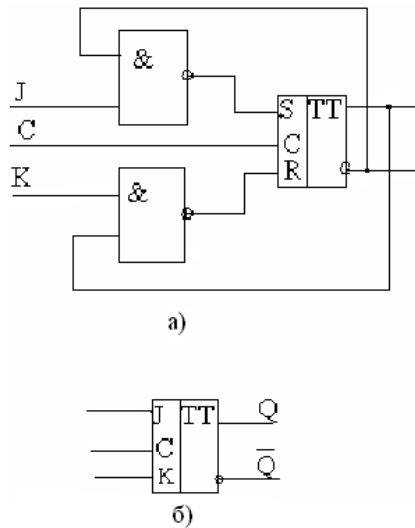


Рисунок 5.33– Схема  $JK$ -триггера (а) и его условное обозначение (б)

Вход  $J$  соответствует входу  $S$ , а вход  $K$  – входу  $R$ ,  $C$  – синхронизирующий вход. Поэтому на базе  $JK$ -триггеров реализуют синхронный  $RS$ -триггер, у которого комбинация  $R = S = 1$ , запрещенная для обычного  $RS$ -триггера, является разрешающей для переключения при  $C = 1$ . При  $J = K = 1$   $JK$ -триггер изменяет свое состояние на противоположное в момент окончания каждого синхронизирующего сигнала, т. е. реализует функции  $T$ -триггера. Поэтому на базе  $JK$ -триггера легко реализуется синхронный  $T$ -триггер путем объединения входов и использования их в качестве входа  $T$  (рисунок 5.34, а). Добавляя инвертор на входе  $JK$ -триггера, получают  $D$ -триггер (рисунок 5.34, б).

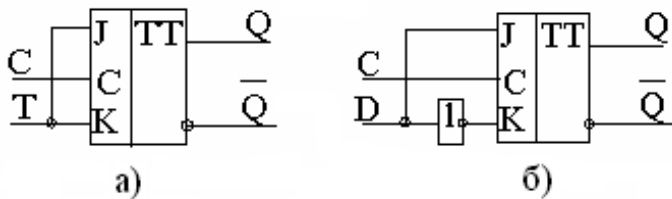


Рисунок 5.34 – Схемы  $T$ -триггера и  $D$ -триггера на основе  $JK$ -триггера

Все типы триггеров, реализуемые на основе  $JK$ -триггера, дают задержку в появлении выходных сигналов, равную длительности синхронизирующего сигнала. Временные диаграммы  $JK$ -триггера показаны на рисунке 5.35.

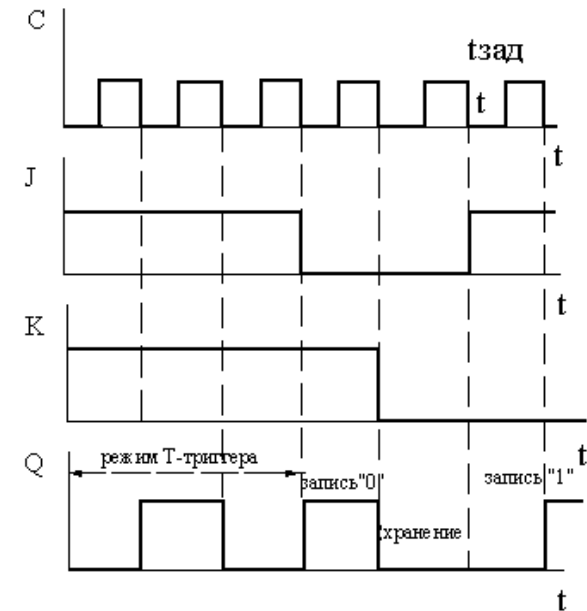


Рисунок 5.35 – Временные диаграмм  $JK$ -триггера

### Вопросы для самоконтроля:

1. Приведите классификацию триггеров.
2. Назовите применение различных типов триггеров.
3. Объясните работу асинхронного  $RS$ -триггера на элементах «И–НЕ». Приведите таблицу переходов.
4. Для чего были созданы двухступенчатые синхронные  $RS$ -триггеры. Проанализируйте их работу.
5. Сравните одноступенчатый и двухступенчатый асинхронные  $T$ -триггеры.
6. Назовите отличия  $D$ -триггеров и асинхронного  $RS$ -триггера на элементах «И–НЕ».
7. Как на основе  $JK$ -триггера построить синхронный  $RS$ -триггер,  $T$ -триггер,  $D$ -триггер? Привести схемы и временные диаграммы.

## Лекция 4. Цифровые логические схемы

### План лекции:

1. Цифровые счетчики.
2. Регистры.
3. Дешифраторы и шифраторы.
4. Мультиплексоры и демультиплексоры.
5. Сумматоры.
6. Цифро-аналоговые и аналого-цифровые преобразователи.

### Цифровые счетчики

Цифровым счетчиком импульсов называют устройство, реализующее счет числа входных импульсов и фиксирующее это число в каком-либо виде. Счетчики применяются для подсчета шагов программы, циклов, построения распределителей импульсов и т. д.

**Классификация счетчиков** осуществляется по нескольким признакам:

- 1) по целевому назначению:
  - а) простые: суммирующие и вычитающие;
  - б) реверсивные;
- 2) по способу организации цепей переноса:
  - а) с последовательным переносом;
  - б) со сквозным;
  - в) с групповым.

Суммирующий счетчик предназначен для выполнения счета в прямом направлении, т. е. для сложения.

Вычитающие счетчики служат для осуществления счета в обратном направлении, т. е. для вычитания.

Реверсивные счетчики предназначены для выполнения счета как в прямом, так и в обратном направлениях, т. е. могут работать и в режиме сложения, и в режиме вычитания.

Основой для построения счетчиков являются асинхронные или синхронные  $T$ -триггеры, поэтому счет импульсов ведется в двоичной системе исчисления. Простейшая схема асинхронного суммирующего двоичного трехразрядного счетчика показана на рисунке 5.36. Счетчик состоит из трех последовательно соединенных  $T$ -триггеров, имеющих вход  $R$  для установки в состояние «0».

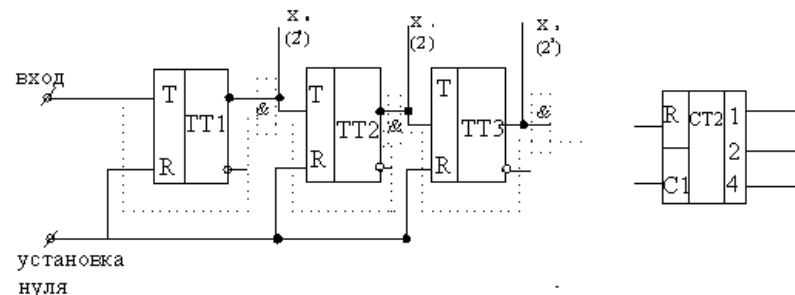


Рисунок 5.36 – Схема асинхронного суммирующего двоичного трехразрядного счетчика (а) и его условное обозначение (б)

Счетные импульсы подаются на счетный  $T$ -вход первого триггера. Счетные входы последующих триггеров связаны непосредственно с прямыми выходами предыдущих триггеров [2, 7, 8].

Работу схемы можно рассмотреть с использованием временных диаграмм (рисунок 5.37). В исходном положении все триггеры находятся в состоянии «0», т. к.  $T$ -триггеры переключаются по каждому синхроимпульсу. По окончании первого входного импульса триггер Т1 перейдет в состояние «1», а по окончании второго импульса Т1 переключится в «0», т. е. первый разряд счетчика становится равным «0», а второй триггер Т2, т. е. второй разряд, переключается в состояние «1».

В счетчике записывается число 010 и т. д. (после восьмого входного импульса все триггеры переходят в состояние «0» и счет повторяется).

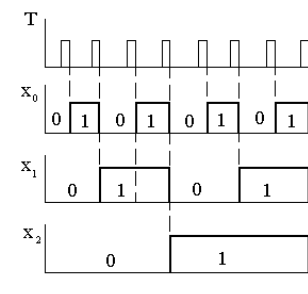


Рисунок 5.37 – Временные диаграммы асинхронного суммирующего двоичного трехразрядного счетчика

Значения состояний триггеров представим в виде таблицы 5.1.

Из таблицы видно, что состояние триггеров отражает число поступивших на вход импульсов в двоичной системе.

Общее число возможных состояний  $N$  (модуль счета) определяют числом триггеров  $n$ :  $N = 2^n$ . В данном случае  $N = 8$ .

Таблица 5.1 – Таблица переходов счетчика

№ входного импульса	Состояние триггера		
	T3	T2	T1
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

Для построения вычитающего счетчика нужно соединить последовательно не прямые, а инверсные выходы триггеров. Такой счетчик работает следующим образом. Вначале все триггеры устанавливаются в состояние «1» (для данной схемы из трех триггеров это соответствует двоичному числу 111). Поступивший на вход счетчика импульс, переводит триггер T1 в состояние «0», а состояние остальных триггеров не изменяется. Следовательно, в счетчике будет записано число 110. Следующий входной импульс уменьшает число еще на одну единицу и т. д. Применение логических элементов «И» (показаны на рисунок 5.36 штриховыми линиями) приводит к снижению скорости счета, т. к. увеличивается время распространения сигнала из-за элементов «И». Увеличить скорость счетчика можно, если использовать сквозной перенос, заменив цепочку элементов «И» на многовходовые логические элементы «И» для каждого T-входа. Разбивая триггеры на группы и организовывая

цепь формирования сигналов на счетных входах, строятся счетчики с групповыми переносами.

Для создания счетчика, работающего в другом коде (например, в десятичном), применяют обратные связи. Рассмотрим функциональную схему десятичного (или декадного) счетчика импульсов на четырех триггерах с принудительным счетом (рисунок 5.38).

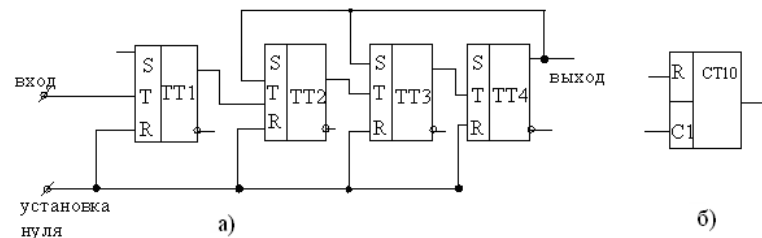


Рисунок 5.38 - Схема десятичного счетчика импульсов (а) и его условное обозначение (б)

До восьмого входного импульса счетчик работает как двоичный. С приходом восьмого импульса с выхода триггера T4 сигналы обратной связи поступают на входы T2, T3 и переводят их из состояния «0» в состояние «1», что наглядно видно по таблице 5.2. Девятый импульс переводит триггер T1 в состояние «1» и все триггеры оказываются в состоянии «1». Десятый импульс переводит все триггеры в состояние «0» и счет начинается снова. Используя обратные связи, можно построить счетчик, работающий в системе счисления с любым основанием.

Таблица 5.2 – Таблица переходов десятичного счетчика

№ входного импульса	Состояние триггеров			
	T4	T3	T2	T1
7	0	1	1	1
8	1	0(1)	0(1)	0
	↓	↑	↑	
9	1	1	1	1
10	0	0	0	0

Основные параметры счетчиков следующие:

- 1) модуль счета или коэффициент пересчета  $K$ ;
- 2) быстродействие счетчика;
- 3)  $t_{сч}$  – частота счетных импульсов;
- 4)  $t_{уч}$  – время установки счетчика.

### Регистры

Регистрами называют устройства, предназначенные для приема, хранения, передачи и преобразования информации в виде двоичного числа или другой кодовой информации.

В зависимости от способа записи информации различают следующие типы регистров:

- 1) параллельные;
- 2) последовательные;
- 3) параллельно-последовательные.

Основные элементы регистра – двоичные ячейки, в качестве которых применяются триггеры. Число триггеров определяется длиной «слова», т. е. числом двоичных разрядов «слова».

Схема параллельного  $n$ -разрядного регистра на  $RS$ -триггерах показана на рисунке 5.39. В параллельных регистрах запись двоичного числа или «слова» осуществляется параллельным кодом, т. е. во все разряды регистра одновременно.

Информация в ячейки регистра записывается по команде «Ввод» (т.е. на входе «Ввод» должна быть «1»). Тогда сигналы на каждом из  $n$ -входов установят триггеры в соответствующие состояния. На входе регистра информация появится по команде «Вывод», а при ее отсутствии на выходах – нули. При считывании информация, записанная в регистре, сохраняется.

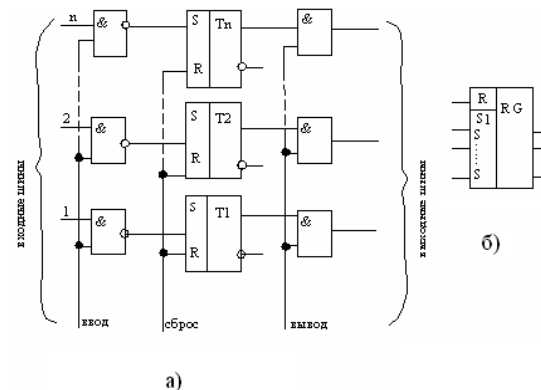


Рисунок 5.39 - Схема параллельного  $n$ -разрядного регистра на  $RS$ -триггерах (а) и его условное изображение (б)

### Последовательные регистры.

Они состоят из последовательно соединенных двоичных ячеек памяти (триггеров), состояния которых передаются (или сдвигаются) на последующие ячейки под действием тактовых импульсов.

Рассмотрим структурную схему последовательного регистра (рисунок 5.40). Тактовые импульсы подаются на все триггеры (ячейки) одновременно.

Здесь первая ячейка относится к младшему разряду, а третья – к старшему. Пусть требуется записать число 101.

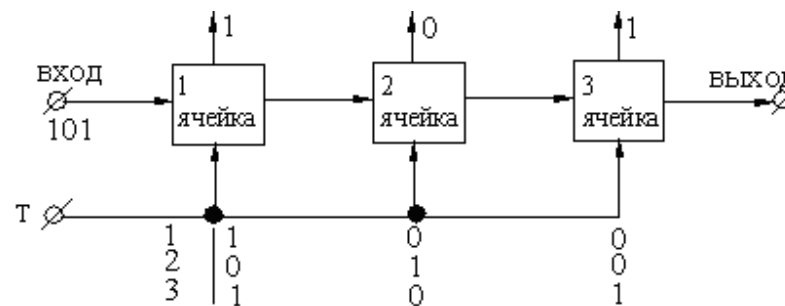


Рисунок 5.40 – Структурная схема последовательного регистра

Перед записью информации регистр устанавливается в ноль. Для этого в отсутствие сигнала на входе подается серия тактовых импульсов с числом импульсов, равным количеству разрядов в регистре.

При записи информации одновременно с поступлением кода числа подаются тактовые импульсы. Тактовыми импульсами осуществляется продвижение информации от младшего разряда регистра к старшему разряду (рисунок 5.41). В результате этого процесса после третьего тактового импульса ячейки регистра принимают состояние, соответствующее коду входного трехразрядного числа. Считывать информацию из сдвигающего регистра можно в последовательном коде, продвигая информацию через все разряды регистра к выходу, либо в параллельном коде одновременно с выходов разрядов.

В параллельно-последовательных регистрах сочетаются свойства регистров последовательного и параллельного действия. В этой связи они могут быть использованы для преобразования последовательного кода в параллельный и обратно (рисунок 5.42).

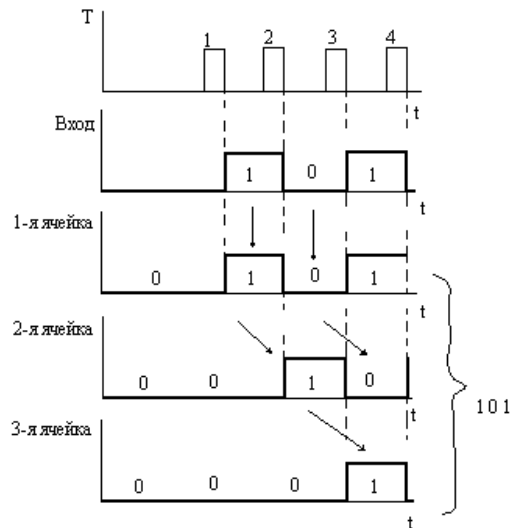


Рисунок 5.41 – Временные диаграммы работы последовательного регистра

Для преобразования последовательного кода в параллельный код серий тактовых импульсов в регистр записывается информация последовательного кода.

Выходы разрядов регистра представляют эту же информацию в параллельном коде. Для обратного преобразования информация в регистр вводится по входам параллельного кода. С помощью такто-

вых импульсов с выхода последнего разряда регистра информация считывается в последовательном коде.

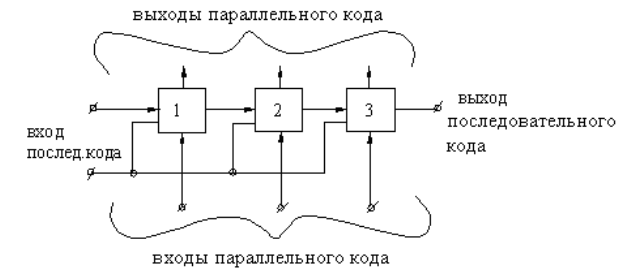


Рисунок 5.42 – Структурная схема параллельно-последовательного регистра

### Дешифраторы и шифраторы

Дешифратором (декодером) называют устройство, предназначенное для распознавания различных кодовых комбинаций (или слов). В дешифраторе каждой комбинации сигналов на входе соответствует сигнал только на одном из его выходов. В микропроцессорах дешифраторы выполняют расшифровку кодов команд, адресов ячеек памяти, осуществляют коммутацию цепей.

Схема дешифратора, предназначенного для перевода показаний двоично-десятичного счетчика в десятичную систему счета (дешифратор «1 из 10») показана на рисунке 5.43. Сигнал «1» на соответствующем выходе дешифратора определяет двоичное число, записанное в счетчик.

На рисунке 5.44 показаны условное обозначение дешифратора, который преобразует двоичные четырехразрядные входные коды в единственный сигнал на одном из десяти выходов, и таблица состояний дешифратора «1 из 10».

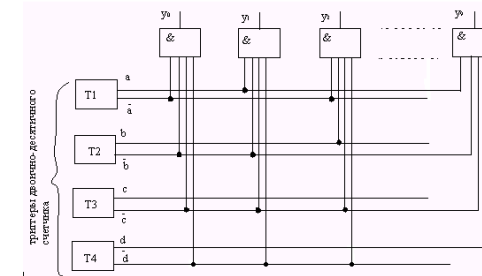


Рисунок 5.43 – Схема дешифратора «1 из 10»

Из таблицы видно, что при нулевом показании счетчика «1» присутствует только на выходе  $Y_0$  дешифратора.

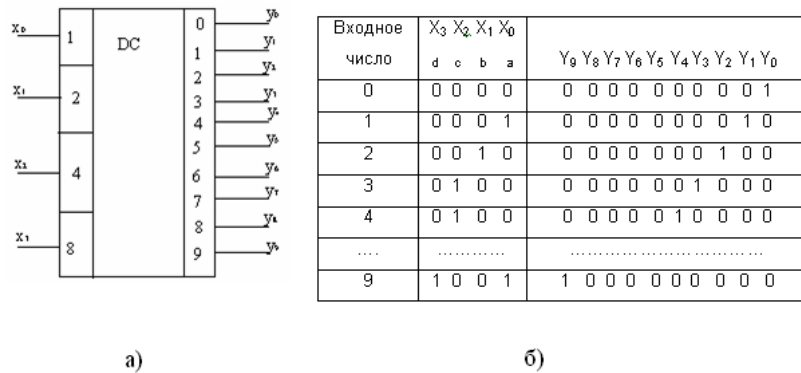


Рисунок 5.44 – Условное обозначение (а) и таблица состояний (б) дешифратора «1 из 10»

Если в счетчик записана двоичная единица, то сигнал «1» мы имеем только на выходе  $Y_1$  и т. д. Значение сигналов  $a, b, c, d$  на выходах счетчика и требуемые показания дешифратора могут быть использованы для определения элементов схемы дешифратора. Например, функция, реализуемая каналом  $y_0 = \bar{a} \times \bar{b} \times \bar{c} \times \bar{d}$ , каналом  $y_1 = a \times \bar{b} \times \bar{c} \times \bar{d}$ , а каналом  $y_9 = a \times \bar{b} \times \bar{c} \times d$ . Такие логические функции могут быть реализованы с помощью четырех-входовых логических элементов «И».

Этот принцип используют, например, для управления позиционными исполнительными механизмами, в преобразователях двоичного кода в двоично-десятичный и наоборот. Дешифраторы выпускаются в виде ИМС различных серий в зависимости от назначения: К500, К176, К155 и др.

**Шифратор** – комбинационная схема, преобразующая однопозиционный код в двоичный позиционный код. Примером является шифратор клавиатуры для ввода в цифровое устройство кода в шестнадцатеричной системе исчисления. При ненажатых клавишах на всех входах шифратора – логический «0», а нажатая клавиша подает на соответствующий вход – логическую «1». Совокупность сиг-

налов на входах образует код в двоичной системе, соответствующий нажатой клавише.

### Мультиплексоры и демультиплексоры

Мультиплексор – операционный узел, осуществляющий микрооперацию передачи сигнала с одного из входов на один выход.

Схема мультиплексора с двумя информационными входами ( $x_0, x_1$ ) и управляющим (или адресным) входом  $a$  показана на рисунке 5.45.

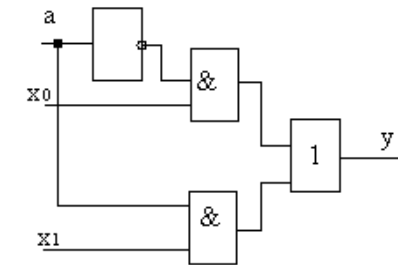


Рисунок 5.45 - Схема мультиплексора с двумя информационными входами

При сигнале на адресном входе  $a = 1$  на выход передается значение  $x_1$ , а при  $a = 0$  – значение  $x_0$ .

Мультиплексор на 4 входа ( $x_0-x_3$ ) имеет 2 адресных входа  $a_0$  и  $a_1$  (рисунок 5.46). Если сигнал  $a_0 = 1$ , то передается значение  $x_1, x_3$ ; если сигнал  $a_0 = 0$ , то  $x_0, x_2$ ; если  $a_1 = 1$ , то  $x_2, x_3$ ; если  $a_1 = 0$  то  $x_0, x_1$ .

Из схемы видно, что сигнал на выходе  $y$  будет складываться из 4-х слагаемых:

$$y = \bar{a}_1 \times \bar{a}_0 \times x_0 + \bar{a}_1 \times a_0 \times x_1 + a_1 \times \bar{a}_0 \times x_2 + a_1 \times a_0 \times x_3.$$

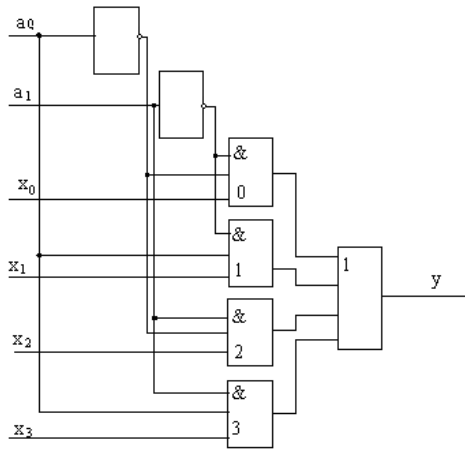


Рисунок 5.46 – Схема мультиплексора на 4 входа

Например, если  $a_1 = 1$ ,  $a_0 = 0$ , то

$y = 0 \times 1 \times x_0 + 0 \times 0 \times x_1 + 1 \times 1 \times x_2 + 1 \times 0 \times x_3 = x_2$ , т. е. адрес входа мультиплексора  $A = (a_1, a_0) = 10_2 = 2_{10}$ , т. е. опрашивается 2 вход.

**Демультимплексор (селектор)** – операционный узел, в котором сигналы с одного информационного входа распределяются в желаемой последовательности по нескольким выходам.

### Полусумматоры и сумматоры

**Полусумматор** предназначен для сложения двоичных цифр, в результате чего образуется их сумма и осуществляется перенос в соответствии с правилами двоичного сложения. Условное изображение полусумматора показано на рисунке 5.47, имеет 2 входа (X, Y) и 2 выхода (S и C).

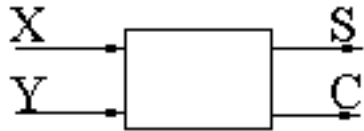


Рисунок 5.47 – Условное изображение полусумматора

Если только на одном из входов сигнал равен 1, то выходной сигнал на линии выхода  $S = 1$ . Если оба входных сигнала равны 1, то выходной сигнал на выходе  $S = 0$ , а на выходе C (перенос)

равен 1. Для всех остальных комбинаций входных сигналов перенос  $C = 0$ . Логические соотношения для этой схемы будут таковы:  $S = XY + X\bar{Y}$ ;  $C = XY$ . Комбинации входных сигналов полусумматора X, Y и соответствующие им выходные сигналы S и C показаны в таблице.

Вход		Выход	
X	Y	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

### Сумматор.

Сумматор – операционный узел, выполняющий арифметическое суммирование кодов чисел. Он используется при сложении более двух двоичных цифр из-за того, что полусумматор не имеет входа для учёта переносов из других разрядов. Рассмотрим пример сложения двух двоичных чисел:

$$\begin{array}{r}
 + 1011 \\
 \underline{1110} \\
 11001 = \text{сумма}
 \end{array}
 \quad \text{или} \quad
 \begin{array}{r}
 + 1011 \\
 \underline{1110} \\
 0101 = \text{частичная сумма} \\
 \underline{11} = \text{разряды переноса} \\
 11001 = \text{полная сумма}
 \end{array}$$

При этом цифры переноса в каждом столбце должны быть учтены в процессе сложения. В сумматоре это достигается введением дополнительного входа  $C_i$  для сигнала переноса, возникающего в предыдущем разряде.

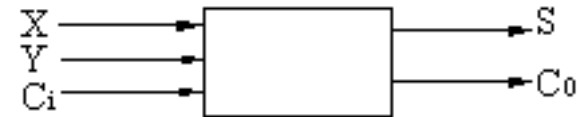


Рисунок 5.48 – Условное изображение сумматора

Таким образом, схема сумматора (рисунок 5.48) имеет 3 входа и 2 выхода: выход S – для выходного значения поразрядной суммы и выход  $C_0$  – для выходного сигнала переноса, который суммируется

в следующем разряде. Логические соотношения для сумматора будут следующими:

$$S = \overline{X}\overline{Y}C_i + \overline{X}YC_i + X\overline{Y}C_i + XYC_i, \\ C_0 = XC_1 + XY + YC_i.$$

### Цифро-аналоговые и аналого-цифровые преобразователи

**Цифро-аналоговый преобразователь (ЦАП)** – функциональный узел, однозначно преобразующий кодовые комбинации цифрового сигнала в значения аналогового сигнала.

Основой для нахождения однозначного соответствия может служить соотношение:

$$U_{\text{вых}} = E_0 (X_1 2^{-1} + X_2 2^{-2} + \dots + X_N 2^{-N}),$$

где  $U_{\text{вых}}$  – напряжение на выходе ЦАП;

$E_0$  – опорное напряжение;

$X(X_1, X_2, \dots, X_N)$  – цифровой код;  $X_i$  принимает значение 0 или 1.

При определении  $E_0$  каждому  $X_i$  на выходе устройства соответствует напряжение  $U_{\text{вых}}$ .

Принцип действия ЦАП заключается в преобразовании цифрового кода в сопротивление (проводимость) или напряжение. Под действием цифрового сигнала  $x_i$  (это может быть «0» или «1») замыкается или замыкается ключ (рисунок 5.49), т. е. подключается или отключается резистор (происходит деление опорного напряжения  $E$ ). Для преобразования многоразрядного кода в сопротивление или напряжение создаются многополюсные резисторные матрицы. При этом каждый разряд преобразуемого кода управляет определенным ключом, который в зависимости от логического значения разряда либо замыкается, подключая опорный источник питания к соответствующему полюсу резисторной цепи, либо остается разомкнутым.

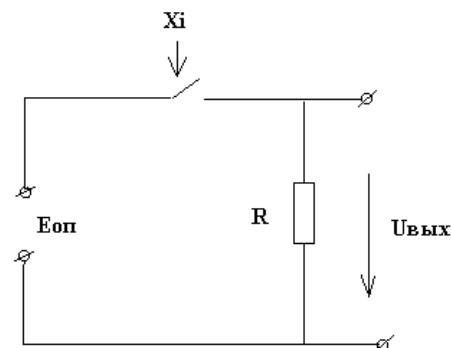


Рисунок 5.49 – Принцип действия ЦАП

Выходной сигнал получается в результате суммирования токов или напряжений на резисторе. Схема многополюсного ЦАП, в которой матрица резисторов подключена к входу операционного усилителя ключами, показана на рисунке 5.50.

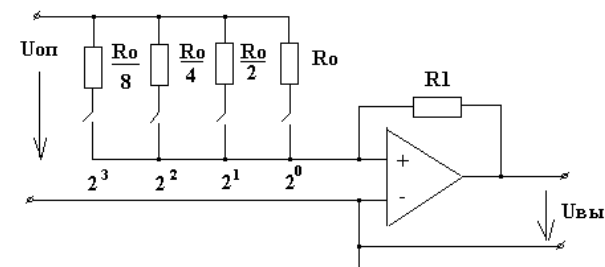


Рисунок 5.50 – Схема многополюсного ЦАП

Коэффициенты передачи  $k = U_{\text{вых}} / U_{\text{оп}}$  по входам  $2^0, 2^1, 2^2, 2^3$  равны соответственно:

$$k_0 = (R_1/R_0) z_0;$$

$$k_1 = (2R_1/R_0) z_1;$$

$$k_2 = (4R_1/R_0) z_2;$$

$$k_3 = (8R_1/R_0) z_3,$$

где  $z$  – числа, принимающие значения «0» или «1» в зависимости от положения соответствующих ключей.

Выходное напряжение ЦАП определяется суммой:

$$U_{\text{вых}} = - U_{\text{оп}} (k_0 + k_1 + k_2 + k_3) = - U_{\text{оп}} (R_1/R_0) (z_0 + 2z_1 + 4z_2 + 8z_3).$$

Матрицы резисторов изготавливаются в виде интегральных микросхем 572 и 594 серий.

**Аналого-цифровые преобразователи (АЦП)** – решают задачу поиска однозначного эквивалента аналоговому сигналу цифрового кода, т. е. АЦП вырабатывает двоичные кодовые сигналы, представляющие периодические выборки аналогового сигнала.

В АЦП происходят следующие процессы:

1. Деление (когда весь диапазон изменения входного сигнала разбивается делением на интервалы, которым присваиваются двоичные коды).

2. Кодирование (осуществляется путем сравнения входного сигнала со значениями выделенных интервалов, в результате чего входной сигнал заменяется цифровым машинным кодом).

Функциональная схема АЦП представлена на рисунке 5.51, где ЦАП – цифро-аналоговый преобразователь, ДС - двоичный счетчик, ГТИ - генератор тактовых импульсов, устройство сравнения напряжений, построенное на ОУ и называемое компаратором [8, 9].

Тактовые импульсы поступают на вход двоичного многоразрядного счетчика, с выхода которого информация поступает на вход ЦАП. Выходное напряжение ЦАП сравнивается в компараторе с входным аналоговым уровнем напряжения, и в тот момент, когда эти напряжения оказываются равными друг другу, снимается двоичный код, зафиксированный в счетчике.

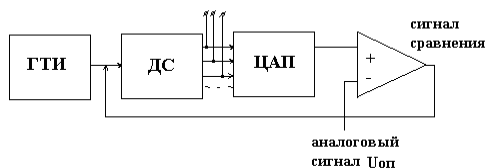


Рисунок 5.51 – Функциональная схема АЦП

### Вопросы для самоконтроля:

1. Что собой представляет цифровой счетчик? Дайте классификацию, назовите области применения.
2. Что такое модуль счета и как он определяется?
3. Нарисуйте схему десятичного счетчика импульсов, объясните принцип ее построения и работу с использованием таблицы переходов.

4. Объясните принцип построения и работы параллельного трехразрядного регистра.

5. Объясните принцип построения и работы последовательного трехразрядного регистра.

6. Объясните принцип построения и работы дешифратора «1 из 10».

7. Объясните принцип работы сумматора.

8. Сравните АЦП и ЦАП.

### Материалы к лабораторным и практическим работам

#### Лабораторные работы

**Тема** «Изучение триггеров на ПЭВМ».

#### Базовые проблемы:

1. Особенности построения различных видов триггеров.
2. Принцип работы  $RS$ -,  $D$ -,  $T$ - и  $JK$ -триггеров.

**Перед выполнением лабораторной работы необходимо подготовить** протокол лабораторной работы, который включает название работы, цель работы, предварительное задание к эксперименту, схемы измерения, необходимые таблицы измерений.

Предварительное задание к эксперименту выполняется по следующим вариантам:

**Вариант 1.** Нарисовать схему асинхронного  $RS$ -триггера на элементах «ИЛИ-НЕ». В какое состояние установится триггер при сигналах  $R = 0, S = 1$ ?

**Вариант 2.** Нарисовать схему асинхронного  $RS$ -триггера на элементах «И-НЕ». В какое состояние установится триггер при сигналах  $R = 1, S = 0$ ?

**Вариант 3.** Нарисовать схему синхронного  $RS$ -триггера на элементах «И-НЕ». В какое состояние установится триггер при сигналах  $R = 0, S = 1, C = 1$ ?

**Вариант 4.** Нарисовать схему синхронного  $D$ -триггера. В какое состояние установится триггер при сигналах  $D = 1, C = 0$ ?

**Экспериментальная часть** включает проведение измерений в соответствии с методическими указаниями к лабораторной работе на ПЭВМ в лаборатории электроники и микропроцессорной техники.

**Тема** «Исследование регистров».

#### Базовые проблемы:

1. Принцип построения различных видов регистров.
2. Принцип работы параллельного и последовательного регистров.
3. Применение регистров в микропроцессорах.

Перед выполнением лабораторной работы необходимо подготовить протокол лабораторной работы, который включает название работы, цель работы, предварительное задание к эксперименту, схемы измерения, необходимые таблицы измерений.

Предварительное задание к эксперименту выполняется по одному из вариантов, приведенных в таблице:

Вариант	1	2	3	4	5	6
С	2	3	4	5	6	7

Имеется 4-разрядный сдвигающий регистр. Построить временные диаграммы сигналов на выходах регистра (Q1, Q2, Q3, Q4) при подаче продвигающих импульсов С в количестве, определенном вариантом из таблицы. Исходное состояние регистра  $Q1 = Q2 = Q3 = Q4 = 0$ ; число, подлежащее записи в регистр равно 1101.

Экспериментальная часть включает проведение измерений в соответствии с методическими указаниями к лабораторной работе на ПЭВМ в лаборатории электроники и микропроцессорной техники.

**Тема** «Исследование мультивибраторов на ПЭВМ».

**Базовые проблемы:**

1. Принцип работы мультивибраторов на транзисторах и на ОУ.
2. Влияние параметров времязадающих элементов на работу мультивибратора.

Перед выполнением лабораторной работы необходимо подготовить протокол лабораторной работы, который включает название работы, цель работы, предварительное задание к эксперименту, схемы измерения, необходимые таблицы измерений.

Предварительное задание к эксперименту выполняется по одному из вариантов, приведенных в таблице.

Вариант	1	2	3	4	5	6
R2, кОм	3	5	10	12	4	6
C1, нФ	10	5	2	10	5	4

Следует рассчитать длительность импульса, период и частоту выходного напряжения мультивибратора на ОУ по заданным значениям.

Экспериментальная часть включает проведение измерений в соответствии с методическими указаниями к лабораторной работе на ПЭВМ в лаборатории электроники и микропроцессорной техники.

## Практические работы

**Тема** «Логические элементы и логические функции».

**Базовые проблемы:**

1. Решение задач.

**Задача 1.**

Определить значения выходных сигналов Y1 и Y2, а также значений a, b, c, d, e, f в схеме на рисунке 5.52 (для четных вариантов) и рисунке 5.53 (для нечетных вариантов) по заданным в таблице вариантам входных сигналах.

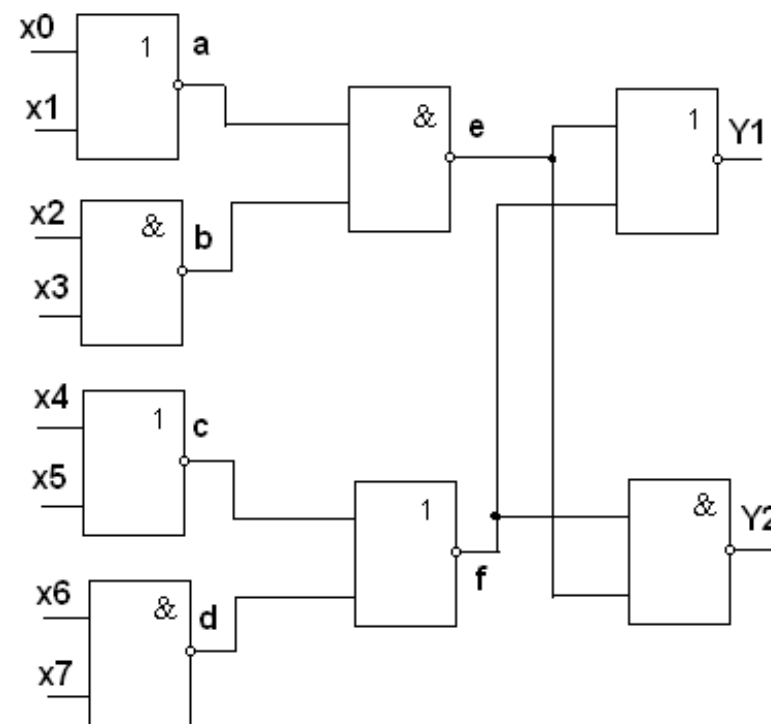


Рисунок 5.52 – Логическая схема 1

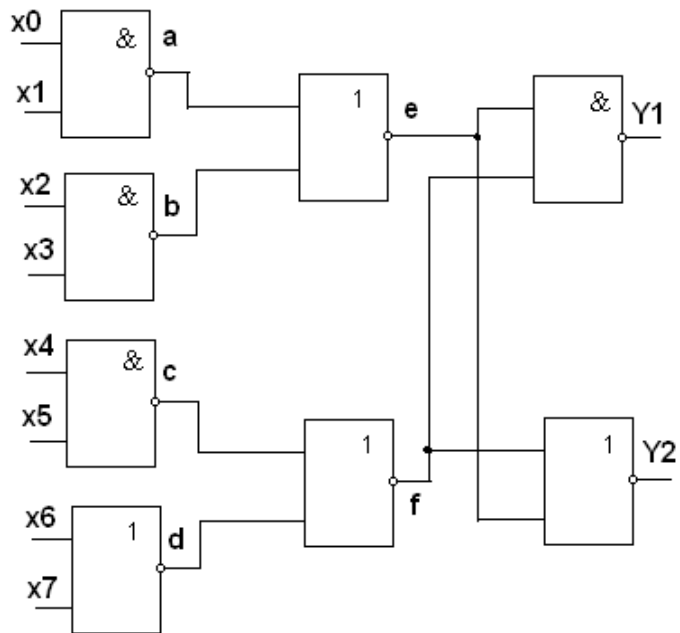


Рисунок 5.53 – Логическая схема 2

№ вариант.	Значения входных сигналов							
	x0	x1	x2	x3	x4	x5	x6	x7
1–2	0	1	0	1	0	1	0	1
3–4	0	0	1	1	0	0	1	1
5–6	1	1	0	0	1	1	0	0
7–8	0	0	0	1	1	1	0	0
9–10	1	1	1	0	0	0	1	1
11–12	1	0	1	0	1	1	1	0
13–14	1	0	1	0	0	1	1	0
15–16	0	1	1	1	0	1	1	0
17–18	1	0	0	0	1	0	1	1
19–20	1	1	1	0	0	1	1	0
21–22	0	0	1	0	0	0	1	1
23–24	0	1	1	1	1	0	0	0
25–26	1	0	0	1	0	0	1	1

**Задача 2.**

1. Составить функциональную схему устройства, реализующего функцию

$$F = \overline{X1X2} + \overline{X1X2} + \overline{X3}$$

2. Составить функциональную схему устройства, реализующего логические функции

$$\begin{aligned} F1 &= \overline{X}; \\ F2 &= X1 + X2; \\ F3 &= X1 X2 \end{aligned}$$

на логических элементах а) 2И–НЕ, б) 2ИЛИ–НЕ

$$F1 = X1X2 + \overline{X3X4}$$

3. Составить схему из логических элементов для реализации функций

4.

$$F1 = \overline{X1 \wedge X2 \wedge X3 \wedge X4}; F2 = \overline{X1 \vee X2 \vee X3 \vee X4}$$

5. Составить схему из логических элементов для реализации функции

$$F = \overline{X1} + \overline{X2} + \overline{X3} + \overline{X4}$$

6. Составить схему на логических элементах 2И–НЕ, реализующую функцию

$$F = X1X2 + \overline{X3X4}$$

7. Составить схему из логических элементов для реализации функции

$$F = \overline{X1X2} + \overline{X3X3}$$

8. Составить таблицы истинности для функций, реализуемых логическими элементами 2И–НЕ, 3ИЛИ–НЕ. Начертить условные обозначения этих элементов.

9. Составить схему из логических элементов для реализации функции:

$$а) F1 = \overline{X1} + X2 + \overline{X3}; \quad б) F1 = X1 \cdot X2 + X3.$$

10. Составить схему из логических элементов для реализации функции

$$F = \overline{X1 \cdot X2} + \overline{X3 + X4}.$$

**Тема** «Проектирование логической схемы на базовых элементах».

**Базовые проблемы:**

1. Проектирование логической схемы на базовых элементах «И», «ИЛИ», «НЕ».

2. Структурная схема, таблица истинности.

**Варианты заданий:**

**Вариант 1.** Синтезировать в базисе **И, ИЛИ, НЕ** устройство, сигнал на выходе которого равен 1 только в том случае, когда на его двух входах ( $x_1$  и  $x_2$ ) действуют различные сигналы (узел неравнозначности).

**Вариант 2.** Синтезировать в базисе **И, ИЛИ, НЕ** устройство, сигнал на выходе которого равен 1 только в том случае, когда на его двух входах ( $x_1$  и  $x_2$ ) действуют одинаковые сигналы (узел равнозначности).

**Вариант 3.** Устройство с четырьмя входами ( $x_1, x_2, x_3, x_4$ ) должно работать так, чтобы на выходе появлялся сигнал 1, когда не менее чем на трех входах будут одновременно сигналы 1. Синтезировать устройство на элементах **И, ИЛИ, НЕ**.

**Вариант 4.** Синтезировать мажоритарный элемент на три входа ( $x_1, x_2, x_3$ ): а) в базисе **И-НЕ**; б) в базисе **ИЛИ-НЕ**. У такого элемента значение выходного сигнала совпадает со значением большинства входных.

**Вариант 5.** Устройство с четырьмя входами ( $x_1, x_2, x_3, x_4$ ) должно работать так, чтобы на выходе появлялся сигнал 1, когда на трех входах будут одновременно сигналы 1. На всех четырех входах сигнал 1 никогда не появляется. Синтезировать устройство на элементах **И, ИЛИ, НЕ**.

**Форма контроля.**

Представить значения выходных сигналов, схемы логических устройств, построенных по заданной логической функции, а также синтезированные устройства по словесному описанию работы устройства. Оформить в виде отчета по практическим занятиям.

### Задание для управляемой самостоятельной работы студентов

1. Спроектировать логическую схему автомата, если имеется три входных датчика, выходные сигналы которых являются двоичными.
2. Составить таблицу истинности для каждого выхода.
3. Провести минимизацию функции с использованием карт Карно.
4. Нарисовать структурную схему автомата.

**Рекомендации по выполнению и номер варианта приведены в методических указаниях к курсовой работе.**

**Форма контроля** – представить преподавателю отчет в соответствии с заданием (работа должна быть оформлена в виде 3-го раздела курсовой работы).

### Пример комплексного задания (билета) для контроля результатов обучения по модулю 5

#### 1-й уровень.

1. Назовите виды и параметры импульсных сигналов.
2. Приведите классификацию мультивибраторов.
3. Приведите условные обозначения простых и составных логических элементов и правила выполнения ими логических операций.
4. Назовите применение различных типов триггеров.
5. Что такое модуль счета и как он определяется?
6. Что представляет собой ЦАП?

#### 2-й уровень.

1. Объясните принцип работы автоколебательного мультивибратора на транзисторах. Привести временные диаграммы его работы.
2. Как на основе *JK*-триггера построить синхронный *RS*-триггер, *T*-триггер, *D*-триггер? Привести схемы и временные диаграммы.
3. Составить схему последовательного суммирующего счётчика с модулем счёта 5. Начертить временную диаграмму его работы.

## ЛИТЕРАТУРА

### Основная

1. Миловзоров, О.В. Электроника [Текст]: учебник для вузов / О.В. Миловзоров, И.Г. Панков. – Москва: Высшая школа, 2005. – 288 с.

2. Бобровников, Л.З. Электроника [Текст]: учебник для вузов / Л.З. Бобровников - СПб.: Питер, 2004. – 560 с.

3. Арестов, К.А. Основы электроники и микропроцессорной техники [Текст] / К.А. Арестов. – Москва: Колос, 2001. – 216 с.

4. Основы электроники, микропроцессорной техники и техники связи [Текст]: учебно-методическое пособие / БГАТУ, кафедра автоматизированных систем управления производством; сост. Дудников И.Л., Матвеев И.П. – Минск, 2005. – 139 с.

5. Опадчий, Ю.Ф. Аналоговая и цифровая электроника [Текст] / Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров. – Москва: Горячая линия-телеком, 1999. – 768 с.

6. Угрюмов, Е.П. Цифровая схемотехника [Текст] / Е.П. Угрюмов. – СПб.: БХВ-Санкт-Петербург, 2000. – 528 с.

7. Галкин, В.И. Промышленная электроника и микроэлектроника [Текст] / В.И. Галкин. – Минск: Беларусь, 2000. – 350 с.

### Дополнительная

8. Ибрагим, К.Ф. Основы электронной техники. Элементы, схемы, системы [Текст]: пер. с англ. / К.Ф. Ибрагим. – Москва: Мир, 2001. – 398 с.

9. Лачин, В.И. Электроника [Текст] / В.И. Лачин, Н.С. Савелов. – Ростов н/Д: Феникс, 2000. – 448 с.